

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                    2 0 0 3 年   9 月 2 9 日  
Date of Application:

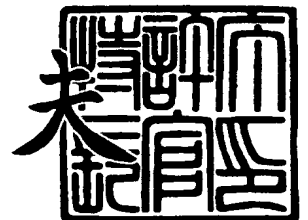
出 願 番 号                    特 願 2 0 0 3 - 3 3 7 8 5 0  
Application Number:  
[ST. 10/C] :                    [ J P 2 0 0 3 - 3 3 7 8 5 0 ]

出 願 人                    セイコーエプソン株式会社  
Applicant(s):

2 0 0 3 年 1 0 月 1 0 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願  
【整理番号】 J0103578  
【あて先】 特許庁長官 殿  
【国際特許分類】 G09G 3/30  
【発明者】  
    【住所又は居所】 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内  
    【氏名】 河西 利幸  
【特許出願人】  
    【識別番号】 000002369  
    【氏名又は名称】 セイコーエプソン株式会社  
【代理人】  
    【識別番号】 100095728  
    【弁理士】  
    【氏名又は名称】 上柳 雅誉  
    【連絡先】 0 2 6 6 - 5 2 - 3 5 2 8  
【選任した代理人】  
    【識別番号】 100107076  
    【弁理士】  
    【氏名又は名称】 藤網 英吉  
【選任した代理人】  
    【識別番号】 100107261  
    【弁理士】  
    【氏名又は名称】 須澤 修  
【先の出願に基づく優先権主張】  
    【出願番号】 特願2002-343964  
    【出願日】 平成14年11月27日  
【手数料の表示】  
    【予納台帳番号】 013044  
    【納付金額】 21,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1  
    【包括委任状番号】 0109826

**【書類名】 特許請求の範囲****【請求項 1】**

電気光学装置において、  
複数の走査線と、  
複数のデータ線と、

前記走査線と前記データ線との交差に対応して設けられた複数の画素であって、かつ、  
前記複数の画素のそれぞれが、データを保持する保持手段と、前記保持手段に保持されたデータに応じて、駆動電流を設定する駆動素子と、当該設定された駆動電流に応じた輝度で発光する電気光学素子とを有する複数の画素と、

前記走査線に走査信号を出力することにより、データの書込対象となる画素に対応する前記走査線を選択する走査線駆動回路と、

前記走査線駆動回路と協働し、前記書込対象となる画素に対応する前記データ線にデータを出力するデータ線駆動回路と、

前記複数の画素のそれぞれの駆動モードを選択する駆動モード選択回路とを有し、  
前記駆動モード選択回路は、

前記駆動モードとして第 1 の駆動モードを選択した場合、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間よりも短い第 1 の発光期間で、前記電気光学素子を駆動させ、

前記駆動モードとして前記第 1 の駆動モードとは異なる第 2 の駆動モードを選択した場合、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間において、前記第 1 の発光期間よりも長い第 2 の発光期間で、前記電気光学素子を駆動させることを特徴とする電気光学装置。

**【請求項 2】**

電気光学装置において、  
複数の走査線と、  
複数のデータ線と、

前記走査線と前記データ線との交差に対応して設けられた複数の画素であって、かつ、前記複数の画素のそれぞれが、データの書き込みが行われるキャパシタと、前記キャパシタに書き込まれたデータに応じて、駆動電流を設定する駆動トランジスタと、当該設定された駆動電流に応じた輝度で発光する電気光学素子とを有する複数の画素と、

前記走査線に走査信号を出力することにより、データの書込対象となる画素に対応する前記走査線を選択する走査線駆動回路と、

前記走査線駆動回路と協働し、前記書込対象となる画素に対応する前記データ線にデータを出力するデータ線駆動回路と、

前記複数の画素のそれぞれの駆動モードを選択する駆動モード選択回路とを有し、  
前記駆動モード選択回路は、

前記駆動モードとして第 1 の駆動モードを選択した場合、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間よりも短い第 1 の発光期間で、前記電気光学素子を駆動させ、

前記駆動モードとして前記第 1 の駆動モードとは異なる第 2 の駆動モードを選択した場合、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間において、前記第 1 の発光期間よりも長い第 2 の発光期間で、前記電気光学素子を駆動させることを特徴とする電気光学装置。

**【請求項 3】**

前記駆動モード選択回路は、前記第 1 の駆動モード選択時には、前記電気光学素子をインパルス駆動させ、前記第 2 の駆動モードの選択時には、前記電気光学素子をホールド駆動させることを特徴とする請求項 2 に記載された電気光学装置。

**【請求項 4】**

前記画素のそれぞれは、前記電気光学素子に供給される前記駆動電流の電流経路中に設けられた制御トランジスタをさらに有し、

前記駆動モード選択回路は、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間において、前記制御トランジスタの導通制御を行うことにより、前記第 1 の駆動モードにおける前記電気光学素子の駆動と、前記第 2 の駆動モードにおける前記電気光学素子の駆動とを行うことを特徴とする請求項 2 または 3 に記載された電気光学装置。

【請求項 5】

前記駆動モード選択回路は、前記第 1 の駆動モードの選択時には、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間において、前記制御トランジスタによって、前記駆動電流の電流経路を繰り返し遮断することにより、前記電気光学素子をインパルス駆動させることを特徴とする請求項 4 に記載された電気光学装置。

【請求項 6】

前記駆動モード選択回路は、前記第 2 の駆動モードの選択時には、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間において、前記制御トランジスタによって、前記駆動電流の電流経路を維持することにより、前記電気光学素子をホールド駆動させることを特徴とする請求項 5 に記載された電気光学装置。

【請求項 7】

前記駆動モード選択回路は、前記第 1 の駆動モードの選択時には、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間において、前記キャパシタに書き込まれたデータによって、前記電気光学素子に対して前記駆動電流を供給した後に、前記キャパシタに書き込まれたデータの消去を行うことにより、前記電気光学素子をインパルス駆動させることを特徴とする請求項 2 または 3 に記載された電気光学装置。

【請求項 8】

前記駆動モード選択回路は、前記第 2 の駆動モードの選択時には、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間において、前記キャパシタに書き込まれたデータによって、前記電気光学素子に対して前記駆動電流を供給し続けることにより、前記電気光学素子をホールド駆動させることを特徴とする請求項 7 に記載された電気光学装置。

【請求項 9】

前記データ線駆動回路は、前記データ線に対して、データ電流としてデータを出力し、前記画素のそれぞれは、プログラミングトランジスタをさらに有し、前記プログラミングトランジスタは、自己のチャネルに前記データ電流が流れることにより発生するゲート電圧に基づいて、前記キャパシタに対するデータの書き込みを行うことを特徴とする請求項 2 から 8 のいずれかに記載された電気光学装置。

【請求項 10】

前記駆動トランジスタは、前記プログラミングトランジスタとしての機能も兼ねていることを特徴とする請求項 9 に記載された電気光学装置。

【請求項 11】

前記データ線駆動回路は、前記データ線に対して、データ電圧としてデータを出力し、前記キャパシタに対するデータの書き込みは、前記データ電圧に基づいて行われることを特徴とする請求項 2 から 8 のいずれかに記載された電気光学装置。

【請求項 12】

前記駆動モード選択回路は、前記駆動モードを指定する駆動モード信号に基づいて、前記電気光学素子の駆動制御を行うパルス信号を出力し、

前記駆動モード選択回路は、前記第 1 の駆動モードの選択時には、前記パルス信号として、高レベルと低レベルとが交互に繰り返されるパルス形状を有する信号を出力し、前記第 2 の駆動モードの選択時には、前記パルス信号として、前記第 1 の駆動モードの選択時における波形形状とは異なる波形形状を有する信号を出力することを特徴とする請求項 2

または 3 に記載された電気光学装置。

【請求項 13】

前記駆動モード選択回路は、

前記走査信号の変化タイミングにおいて、前記駆動モード信号のレベルを保持するフリップフロップと、

前記フリップフロップに保持されたレベルに応じて、高レベルと低レベルとが交互に繰り返されるパルス形状を有する第 1 の駆動信号、または、前記第 1 の駆動信号とは異なる波形形状を有する第 2 の駆動信号のいずれかを選択して出力する選択部と、

前記選択部より出力された信号と、前記走査信号と同期し、かつ、前記走査信号とは反対の論理レベルをとる制御信号とに基づいて、前記パルス信号を出力する論理回路とを有することを特徴とする請求項 12 に記載された電気光学装置。

【請求項 14】

請求項 1 から 13 のいずれかに記載された電気光学装置を実装した電子機器。

【請求項 15】

走査線とデータ線との交差に対応して設けられた複数の画素を有し、前記複数の画素のそれぞれが、データを保持する保持手段と、前記保持手段に保持されたデータに応じて、駆動電流を設定する駆動素子と、当該設定された駆動電流に応じた輝度で発光する電気光学素子とを有し、かつ、前記複数の画素のそれぞれの駆動モードを選択する電気光学装置の駆動方法において、

前記駆動モードとして第 1 の駆動モードが選択された場合、前記書込対象となる画素に対応する走査線が選択されてから当該走査線が次に選択されるまでの期間よりも短い第 1 の発光期間で、前記電気光学素子を駆動させる第 1 のステップと、

前記駆動モードとして前記第 1 の駆動モードとは異なる第 2 の駆動モードが選択された場合、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間において、前記第 1 の発光期間よりも長い第 2 の発光期間で、前記電気光学素子を駆動させる第 2 のステップと

を有することを特徴とする電気光学装置の駆動方法。

【請求項 16】

走査線とデータ線との交差に対応して設けられた複数の画素を有し、前記複数の画素のそれぞれが、データの書き込みが行われるキャパシタと、前記キャパシタに書き込まれたデータに応じて、駆動電流を設定する駆動トランジスタと、当該設定された駆動電流に応じた輝度で発光する電気光学素子とを有し、かつ、前記複数の画素のそれぞれの駆動モードを選択する電気光学装置の駆動方法において、

前記駆動モードとして第 1 の駆動モードが選択された場合、前記書込対象となる画素に対応する走査線が選択されてから当該走査線が次に選択されるまでの期間よりも短い第 1 の発光期間で、前記電気光学素子を駆動させる第 1 のステップと、

前記駆動モードとして前記第 1 の駆動モードとは異なる第 2 の駆動モードが選択された場合、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間において、前記第 1 の発光期間よりも長い第 2 の発光期間で、前記電気光学素子を駆動させる第 2 のステップと

を有することを特徴とする電気光学装置の駆動方法。

【請求項 17】

前記第 1 のステップでは、前記電気光学素子のインパルス駆動が行われ、

前記第 2 のステップでは、前記電気光学素子のホールド駆動が行われることを特徴とする請求項 16 に記載された電気光学装置の駆動方法。

【請求項 18】

前記画素のそれぞれは、前記電気光学素子に供給される前記駆動電流の電流経路中に設けられた制御トランジスタをさらに有し、

前記第 1 のステップは、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間において、前記制御トランジスタによって、前

記駆動電流の電流経路を繰り返し遮断することにより、前記電気光学素子をインパルス駆動させるステップであることを特徴とする請求項 16 または 17 に記載された電気光学装置の駆動方法。

【請求項 19】

前記第 2 のステップは、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間において、前記制御トランジスタによって、前記駆動電流の電流経路を維持することにより、前記電気光学素子をホールド駆動させるステップであることを特徴とする請求項 18 に記載された電気光学装置の駆動方法。

【請求項 20】

前記第 1 のステップは、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間において、前記キャパシタに書き込まれたデータに応じて、前記電気光学素子に対して前記駆動電流を供給した後に、前記キャパシタに書き込まれたデータの消去を行うことにより、前記電気光学素子をインパルス駆動させるステップであることを特徴とする請求項 16 または 17 に記載された電気光学装置の駆動方法。

【請求項 21】

前記第 2 のステップは、前記書込対象となる画素に対応する前記走査線が選択されてから当該走査線が次に選択されるまでの期間において、前記キャパシタに書き込まれたデータに応じて、前記電気光学素子に対して前記駆動電流を供給し続けることにより、前記電気光学素子をホールド駆動させるステップであることを特徴とする請求項 20 に記載された電気光学装置の駆動方法。

【請求項 22】

前記画素のそれぞれが、プログラミングトランジスタをさらに有するとともに、前記画素のそれぞれに対して、データ電流としてデータが供給される電気光学装置の駆動方法において、

前記プログラミングトランジスタのチャネルに前記データ電流が流れることにより発生するゲート電圧に基づいて、前記キャパシタに対するデータの書き込みが行われることを特徴とする請求項 16 から 21 のいずれかに記載された電気光学装置の駆動方法。

【請求項 23】

前記画素のそれぞれに対して、データ電圧としてデータが供給される電気光学装置の駆動方法において、

前記データ電圧に基づいて、前記キャパシタに対するデータの書き込みが行われることを特徴とする請求項 16 から 21 のいずれかに記載された電気光学装置の駆動方法。

**【書類名】 明細書****【発明の名称】 電気光学装置、電気光学装置の駆動方法および電子機器****【技術分野】****【0001】**

本発明は、電流によって発光輝度が制御される電気光学素子を用いた電気光学装置、電気光学装置の駆動方法および電子機器に係り、特に、画素の駆動モードを選択する技術に関する。

**【背景技術】****【0002】**

近年、有機EL (Electronic Luminescence) 素子を用いたフラットパネルディスプレイ (FPD) が注目されている。有機EL素子は、自己を流れる電流によって駆動する典型的な電流駆動型素子であり、その電流レベルに応じた輝度で自己発光する。有機EL素子を用いたアクティブマトリクス型ディスプレイの駆動方式は、電圧プログラム方式と電流プログラム方式とに大別される。

**【0003】**

例えば、電圧プログラム方式に関する特許文献1には、有機EL素子に駆動電流を供給する電流経路中に、この経路を遮断するトランジスタ (同文献の図5に示すTF T3) を設けた画素回路が開示されている。このトランジスタは、1フレーム期間の前半においてオン状態に制御されるとともに、その後半においてオフ状態に制御される。したがって、トランジスタがオンして駆動電流が流れる前半期間では、その電流レベルに応じた輝度で有機EL素子が発光する。また、トランジスタがオフして駆動電流が遮断される後半期間では、有機EL素子が強制的に消灯するため、黒が表示される。このような手法はブリンク (Blinking) と呼ばれており、この手法によって、人間の目が感じる残像を断ち切り、動画表示品質の改善を図ることができる。

**【0004】**

また、例えば、特許文献2および特許文献3には、電流プログラム方式を用いた画素回路の構成が開示されている。特許文献2は、一対のトランジスタによって構成されたカレントミラー回路を用いた画素回路に関する。また、特許文献3は、有機EL素子に供給する駆動電流の設定源となる駆動トランジスタにおいて、その電流不均一性と閾値電圧変化との低減を図る画素回路に関する。

**【0005】**

**【特許文献1】** 特開2001-60076号公報

**【特許文献2】** 特開2001-147659号公報

**【特許文献3】** 特表2002-514320号公報。

**【発明の開示】****【発明が解決しようとする課題】****【0006】**

一般に、ディスプレイを駆動する場合、全ての表示領域を同一の駆動モードによって駆動させることが多い。しかしながら、表示品質の向上という観点でいえば、表示対象に応じて駆動モードを選択的に適用することが好ましい。例えば、テキスト表示を行う領域に対してはホールド駆動が適しており、動画表示を行う領域に対してはインパルス駆動が適している。したがって、表示部全体において、テキスト表示を行う領域と動画表示を行う領域とが混在する場合、前者の表示領域ではホールド駆動を行い、後者の表示領域ではインパルス駆動を行うことが好ましい。また、ある解像度の動画をそれよりも大きな解像度を有する表示部にて等倍表示する場合、表示部中央の動画領域に対してはインパルス駆動が適しているが、この動画領域の枠外の領域に対してはホールド駆動が適している。したがって、この場合も、表示領域毎に異なる駆動モードを採用することが好ましい。

**【0007】**

本発明は、かかる事情に鑑みてなされたものであり、その目的は、駆動電流に応じた輝度で発光する電気光学素子を用いた電気光学装置において、表示対象に応じた駆動モード

を採用することにより、全体的な表示品質の改善を図ることである。

【課題を解決するための手段】

【0008】

かかる課題を解決するために、第1の発明は、複数の走査線と、複数のデータ線と、走査線とデータ線との交差に対応して設けられた複数の画素と、走査線に走査信号を出力することにより、データの書込対象となる画素に対応する走査線を選択する走査線駆動回路と、走査線駆動回路と協働し、書込対象となる画素に対応するデータ線にデータを出力するデータ線駆動回路と、表示部を構成する画素のそれぞれの駆動モードを選択する駆動モード選択回路とを有する電気光学装置を提供する。ここで、画素のそれぞれの、データの書き込みが行われるキャパシタと、キャパシタに書き込まれたデータに応じて、駆動電流を設定する駆動トランジスタと、設定された駆動電流に応じた輝度で発光する電気光学素子とを有する。駆動モード選択回路は、駆動モードとして第1の駆動モードを選択した場合、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間よりも短い第1の発光期間で、電気光学素子を駆動させる。また、駆動モード選択回路は、駆動モードとして第1の駆動モードとは異なる第2の駆動モードを選択した場合、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、第1の発光期間よりも長い第2の発光期間で、電気光学素子を駆動させる。

【0009】

ここで、第1の発明において、駆動モード選択回路は、第1の駆動モード選択時には、電気光学素子をインパルス駆動させ、第2の駆動モードの選択時には、電気光学素子をホールド駆動させてもよい。

【0010】

第1の発明において、画素のそれぞれの、電気光学素子に供給される駆動電流の電流経路中に設けられた制御トランジスタをさらに有していてもよい。この場合、駆動モード選択回路は、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、制御トランジスタの導通制御を行うことにより、第1の駆動モードにおける電気光学素子の駆動と、第2の駆動モードにおける電気光学素子の駆動とを行うことが好ましい。また、駆動モード選択回路は、第1の駆動モードの選択時には、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、制御トランジスタによって、駆動電流の電流経路を繰り返し遮断することにより、電気光学素子をインパルス駆動させてもよい。一方、駆動モード選択回路は、第2の駆動モードの選択時には、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、制御トランジスタによって、駆動電流の電流経路を維持することにより、電気光学素子をホールド駆動させてもよい。

【0011】

第1の発明において、駆動モード選択回路は、第1の駆動モードの選択時には、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、キャパシタに書き込まれたデータによって、電気光学素子に対して駆動電流を供給した後に、キャパシタに書き込まれたデータの消去を行うことにより、電気光学素子をインパルス駆動させてもよい。また、駆動モード選択回路は、第2の駆動モードの選択時には、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、キャパシタに書き込まれたデータによって、電気光学素子に対して駆動電流を供給し続けることにより、電気光学素子をホールド駆動させてもよい。

【0012】

第1の発明において、データ線駆動回路は、データ線に対して、データ電流としてデータを出力し、画素のそれぞれの、プログラミングトランジスタをさらに有していてもよい。この場合、プログラミングトランジスタは、自己のチャンネルにデータ電流が流れることにより発生するゲート電圧に基づいて、キャパシタに対するデータの書き込みを行うことが好ましい。また、上記駆動トランジスタは、このプログラミングトランジスタとしての



機能も兼ねていてもよい。

【0013】

第1の発明において、データ線駆動回路は、データ線に対して、データ電圧としてデータを出力し、キャパシタに対するデータの書き込みは、データ電圧に基づいて行われてもよい。

【0014】

第1の発明において、駆動モード選択回路は、領域あるいは複数の走査線毎に駆動モードを選択してもよいが、駆動モードを走査線単位で指定する駆動モード信号に基づいて、電気光学素子の駆動制御を行うパルス信号を走査線単位で出力してもよい。この場合、駆動モード選択回路は、第1の駆動モードの選択時には、パルス信号として、高レベルと低レベルとが交互に繰り返されるパルス形状を有する信号を出力する。また、駆動モード選択回路は、第2の駆動モードの選択時には、パルス信号として、第1の駆動モードの選択時における波形形状とは異なる波形形状を有する信号を出力する。

【0015】

第1の発明において、駆動モード選択回路は、走査信号の変化タイミングにおいて、駆動モード信号のレベルを保持するフリップフロップと、フリップフロップに保持されたレベルに応じて、高レベルと低レベルとが交互に繰り返されるパルス形状を有する第1の駆動信号、または、第1の駆動信号とは異なる波形形状を有する第2の駆動信号のいずれかを選択して出力する選択部と、選択部より出力された信号と、走査信号と同期し、かつ、走査信号とは反対の論理レベルをとる制御信号とに基づいて、パルス信号を出力する論理回路とを有していてもよい。

【0016】

第2の発明は、上述した第1の発明に係る構成を具備した電気光学装置を実装した電子機器を提供する。

【0017】

第3の発明は、走査線とデータ線との交差に対応して設けられた複数の画素を有し、複数の画素のそれぞれが、データの書き込みが行われるキャパシタと、キャパシタに書き込まれたデータに応じて、駆動電流を設定する駆動トランジスタと、設定された駆動電流に応じた輝度で発光する電気光学素子とを有し、かつ、表示部を構成する画素のそれぞれの駆動モードを選択する電気光学装置の駆動方法を提供する。この駆動方法は、駆動モードとして第1の駆動モードが選択された場合、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間よりも短い第1の発光期間で、電気光学素子を駆動させる第1のステップと、駆動モードとして第1の駆動モードとは異なる第2の駆動モードが選択された場合、書込対象となる画素に対応する走査線が選択されてから当該走査線が次に選択されるまでの期間において、第1の発光期間よりも長い第2の発光期間で、電気光学素子を駆動させる第2のステップとを有する。

【0018】

ここで、第3の発明において、第1のステップでは、電気光学素子のインパルス駆動が行われ、第2のステップでは、電気光学素子のホールド駆動が行われてもよい。

【0019】

また、第3の発明において、画素のそれぞれは、電気光学素子に供給される駆動電流の電流経路中に設けられた制御トランジスタをさらに有していてもよい。この場合、上記第1のステップは、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、制御トランジスタによって、駆動電流の電流経路を繰り返し遮断することにより、電気光学素子をインパルス駆動させるステップであることが好ましい。また、上記第2のステップは、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、制御トランジスタによって、駆動電流の電流経路を維持することにより、電気光学素子をホールド駆動させるステップであることが好ましい。

【0020】

第3の発明において、上記第1のステップは、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、キャパシタに書き込まれたデータに応じて、電気光学素子に対して駆動電流を供給した後に、キャパシタに書き込まれたデータの消去を行うことにより、電気光学素子をインパルス駆動させるステップであってもよい。この場合、上記第2のステップは、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、キャパシタに書き込まれたデータに応じて、電気光学素子に対して駆動電流を供給し続けることにより、電気光学素子をホールド駆動させるステップであってもよい。

【0021】

また、第3の発明は、画素のそれぞれが、プログラミングトランジスタをさらに有するとともに、画素のそれぞれに対して、データ電流としてデータが供給される電気光学装置の駆動方法であって、プログラミングトランジスタのチャンネルにデータ電流が流れることにより発生するゲート電圧に基づいて、キャパシタに対するデータの書き込みを行ってもよい。

【0022】

さらに、第3の発明は、画素のそれぞれに対して、データ電圧としてデータが供給される電気光学装置の駆動方法であって、データ電圧に基づいて、キャパシタに対するデータの書き込みを行ってもよい。

【0023】

第4の発明は、複数の走査線と、複数のデータ線と、走査線とデータ線との交差に対応して設けられた複数の画素と、走査線に走査信号を出力することにより、データの書込対象となる画素に対応する走査線を選択する走査線駆動回路と、走査線駆動回路と協働し、書込対象となる画素に対応するデータ線にデータを出力するデータ線駆動回路と、複数の画素のそれぞれの駆動モードを選択する駆動モード選択回路とを有する電気光学装置を提供する。ここで、複数の画素のそれぞれは、データを保持する保持手段と、保持手段に保持されたデータに応じて、駆動電流を設定する駆動素子と、設定された駆動電流に応じた輝度で発光する電気光学素子とを有する複数の画素とを有する。駆動モード選択回路は、駆動モードとして第1の駆動モードを選択した場合、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間よりも短い第1の発光期間で、電気光学素子を駆動させる。また、駆動モード選択回路は、駆動モードとして第1の駆動モードとは異なる第2の駆動モードを選択した場合、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、第1の発光期間よりも長い第2の発光期間で、電気光学素子を駆動させる。

【0024】

第5の発明は、走査線とデータ線との交差に対応して設けられた複数の画素を有し、複数の画素のそれぞれが、データを保持する保持手段と、保持手段に保持されたデータに応じて、駆動電流を設定する駆動素子と、設定された駆動電流に応じた輝度で発光する電気光学素子とを有し、かつ、複数の画素のそれぞれの駆動モードを選択する電気光学装置の駆動方法を提供する。この駆動方法は、駆動モードとして第1の駆動モードが選択された場合、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間よりも短い第1の発光期間で、電気光学素子を駆動させる第1のステップと、駆動モードとして第1の駆動モードとは異なる第2の駆動モードが選択された場合、書込対象となる画素に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、第1の発光期間よりも長い第2の発光期間で、電気光学素子を駆動させる第2のステップとを有する。

【発明の効果】

【0025】

本発明によれば、駆動電流に応じた輝度で発光する電気光学素子を用いた電気光学装置において、表示すべき対象に応じて、異なる駆動モードを走査線単位で選択できる。これにより、それぞれの表示対象の特性に適した駆動モードを適用できるので、全体的な表示

品質の向上を図ることができる。

【発明を実施するための最良の形態】

【0026】

(第1の実施形態)

本実施形態は、電流プログラム方式を用いた電気光学装置に係り、特に、それぞれの画素がカレントミラー回路を含んでいるアクティブマトリクス型ディスプレイの表示制御に関する。ここで、「電流プログラム方式」とは、データ線に対するデータの供給を電流ベースで行う方式をいう。

【0027】

図1は、電気光学装置のブロック構成図である。表示部1には、 $m$ ドット $\times n$ ライン分の画素2がマトリクス状(二次元平面的)に並んでいるとともに、水平方向に延在している水平ライン群 $Y1 \sim Yn$ と、垂直方向に延在しているデータ線群 $X1 \sim Xm$ とが配置されている。1つの水平ライン $Y$ ( $Y$ は $Y1 \sim Yn$ の任意の1つを指す)は、1本の走査線と1本の信号線で構成されており、それぞれに対して、走査信号 $SEL$ 、パルス信号 $PLS$ が出力される。それぞれの画素2は、水平ライン群 $Y1 \sim Yn$ とデータ線群 $X1 \sim Xm$ との各交差に対応して配置されている。パルス信号 $PLS$ は、ある画素2が選択されてからこの画素2が次に選択されるまでの期間(本実施形態では1垂直走査期間)において、その画素2を構成する電気光学素子の駆動制御を行う信号である。なお、本実施形態では、1つの画素2を画像の最小表示単位としているが、1つの画素2を複数のサブ画素で構成してもよい。また、図1では、各画素2に所定の固定電位 $V_{dd}$ 、 $V_{ss}$ を供給する電源線等が省略されている。

【0028】

制御回路5は、図示しない上位装置より入力される垂直同期信号 $V_s$ 、水平同期信号 $H_s$ 、ドットクロック信号 $DCLK$ および階調データ $D$ 等に基づいて、走査線駆動回路3とデータ線駆動回路4とを同期制御する。この同期制御の下、走査線駆動回路3およびデータ線駆動回路4は、互いに協働して、表示部1の表示制御を行う。

【0029】

走査線駆動回路3は、シフトレジスタ、出力回路等を主体に構成されており、走査線に走査信号 $SEL$ を出力することによって、走査線を順番に選択していく。このような線順次走査により、1垂直走査期間において、所定の走査方向に(一般的には最上から最下に向かって)、一水平ライン分の画素群に相当する画素行が順番に選択されている。なお、走査線駆動回路3は、走査信号 $SEL$ の他に、水平ライン毎に制御信号 $LM$ も出力する。制御信号 $LM$ は、走査信号 $SEL$ と同期した信号であり、走査信号 $SEL$ とは制御信号 $LM$ とは反対の論理レベルをとる。ただし、走査信号 $SEL$ の変化タイミングに対して、制御信号 $LM$ の変化タイミングを若干ずらすこともある。

【0030】

一方、データ線駆動回路4は、シフトレジスタ、ラインラッチ回路、出力回路等を主体に構成されている。本実施形態において、データ線駆動回路4は、電流プログラム方式を用いる関係上、画素2の表示階調に相当するデータ(データ電圧 $V_{data}$ )をデータ電流 $I_{data}$ へと変換する可変電流源を含む。データ線駆動回路4は、1水平走査期間において、今回データを書き込む画素行に対するデータ電流 $I_{data}$ の一斉出力と、次の水平走査期間で書き込みを行う画素行に関するデータの点順次的なラッチとを同時に行う。ある水平走査期間において、データ線 $X$ の本数に相当する $m$ 個のデータが順次ラッチされる。そして、次の水平走査期間において、ラッチされた $m$ 個のデータは、データ電流 $I_{data}$ に変換された上で、それぞれのデータ線 $X1 \sim Xm$ に対して一斉に出力される。なお、データ線駆動回路4に対してフレームメモリ等(図示せず)から直接データを線順次的に入力する構成でも本発明を適用できるが、その場合においても本発明の主眼とする部分の動作は同様であるので説明を省略する。この場合、データ線駆動回路4にシフトレジスタを含む必要がなくなる。

【0031】

また、制御回路 5 は、駆動モード選択回路 6 に対して、2 種類の駆動信号  $INP1$ ,  $INP2$  と、駆動モード信号  $DRTM$  とを出力する。ここで、第 1 の駆動信号  $INP1$  は、高レベル（以下「H レベル」という）と低レベル（以下「L レベル」という）とが交互に繰り返されるパルス状の信号である。また、第 2 の駆動信号  $INP2$  は、第 1 の駆動信号  $INP1$  とは波形形状が異なる信号であり、H レベルのデューティ比（単位時間に占める H レベル時間の割合）が第 1 の駆動信号  $INP1$  のそれよりも大きい。本実施形態では、第 2 の駆動信号  $INP2$  として、このデューティ比が 100% であるホールド信号（常時 H レベルの信号）を用いている。ただし、これは一例であって、後述するようにデューティ比は必ずしも 100% である必要はない。

#### 【0032】

駆動モード選択回路 6 は、表示部 1 を構成する各画素 2 の駆動モードを走査線単位、換言すれば、画素行（1 水平ライン分の画素群）単位で指定する。具体的には、駆動モード選択回路 6 は、駆動モードを走査線単位で指定する駆動モード信号  $DRTM$  に基づいて、電気光学素子の駆動制御を行うパルス信号  $PLS$  を走査線単位で出力する。図 2 は、駆動モード信号  $DRTM$  の説明図である。この駆動モード信号  $DRTM$  は、走査線駆動回路 3 の線順次走査と同期しており、L レベルがホールド駆動を指定し、H レベルがインパルス駆動を指定する。一例として、表示領域 B で動画表示を行い、その上下の表示領域 A, C でテキスト表示を行うケースについて考える。表示領域 A を構成する走査線群が順次選択される期間  $t0 \sim t1$  では、駆動モード信号  $DRTM$  が L レベルである。したがって、表示領域 A では、テキスト表示に適したホールド駆動が行われる。つぎに、表示領域 B を構成する走査線群が順次選択される期間  $t1 \sim t2$  では、駆動モード信号  $DRTM$  が H レベルとなる。したがって、表示領域 B では、動画表示に適したインパルス駆動が行われる。そして、表示領域 C を構成する走査線群が順次選択される期間  $t2 \sim t3$  では、駆動モード信号  $DRTM$  が再び L レベルとなる。したがって、表示領域 C では、テキスト表示に適したホールド駆動が行われる。また、別の例として、ある解像度（例えば  $1280 \times 1024$ ）を有する表示部 1 に、その解像度よりも小さな解像度（例えば  $1024 \times 768$ ）の動画を等倍表示するケースについて考える。このケースも、上述したケースと同様、表示領域 B ではインパルス駆動を行い、表示領域 A, C ではホールド駆動を行うことが好ましい。したがって、駆動モード信号  $DRTM$  は、表示領域 B を構成する走査線群が順次選択される期間  $t1 \sim t2$  では H レベルになり、その他の期間  $t0 \sim t1$ ,  $t2 \sim t3$  では L レベルとなる。

#### 【0033】

なお、駆動モード信号  $DRTM$  は、制御回路 5 の上位装置からの信号に基づいて生成される。例えば、動画と静止画との区別や表示解像度の指定等については外部 CPU 等からの指示を受ける。制御回路 5 は、この指示に基づいて、駆動モード信号  $DRTM$  を生成する。

#### 【0034】

図 3 は、本実施形態に係る画素 2 の回路図である。1 つの画素 2 は、有機 EL 素子 OLED、4 つのトランジスタ  $T1$ ,  $T2$ ,  $T4$ ,  $T5$ 、および、データを保持するキャパシタ C によって構成されている。なお、本実施形態に係る画素回路では、n チャネル型のトランジスタ  $T1$ ,  $T2$ ,  $T5$  と p チャネル型のトランジスタ  $T4$  とが用いられているが、これは一例であって、本発明はこれに限定されるものではない。

#### 【0035】

第 1 のスイッチングトランジスタ  $T1$  のゲートは、走査信号 SEL が供給される走査線に接続され、そのソースは、データ電流  $I_{data}$  が供給されるデータ線 X（X は  $X1 \sim X_m$  の任意の 1 本を指す）に接続されている。第 1 のスイッチングトランジスタ  $T1$  のドレインは、第 2 のスイッチングトランジスタ  $T2$  のソースと、駆動素子の一形態である駆動トランジスタ  $T4$  のドレインと、制御素子の一形態である制御トランジスタ  $T5$  のドレインとに共通接続されている。第 2 のスイッチングトランジスタ  $T2$  のゲートは、第 1 のスイッチングトランジスタ  $T1$  と同様に、走査信号 SEL が供給される走査線に接続されている。第 2 のスイッチングトランジスタ  $T2$  のドレインは、キャパシタ C の一方の電極と、駆動

トランジスタT4のゲートとに共通接続されている。キャパシタCの他方の電極と駆動トランジスタT4のソースとには、電源電位V<sub>dd</sub>が印加されている。パルス信号P L Sがゲートに供給された制御トランジスタT5は、駆動トランジスタT4のドレインと有機E L素子OLEDのアノード（陽極）との間に設けられている。この有機E L素子OLEDのカソード（陰極）には、電位V<sub>ss</sub>が印加されている。

#### 【0036】

図4は、本実施形態に係る画素2の駆動タイミングチャートである。走査線駆動回路3の線順次走査によって、ある画素2の選択が開始されるタイミングをt<sub>0</sub>とし、その画素2の選択が次に開始されるタイミングをt<sub>2</sub>とする。この1垂直走査期間t<sub>0</sub>～t<sub>2</sub>は、前半のプログラミング期間t<sub>0</sub>～t<sub>1</sub>と、後半の駆動期間t<sub>1</sub>～t<sub>2</sub>とに分けられる。

#### 【0037】

まず、プログラミング期間t<sub>0</sub>～t<sub>1</sub>では、線順次走査による画素2の選択によって、キャパシタCに対するデータの書き込みが行われる。タイミングt<sub>0</sub>において、走査信号S E LがHレベルに立ち上がり、スイッチングトランジスタT1, T2が共にオンする。これにより、データ線Xと駆動トランジスタT4のドレインとが電氣的に接続されるとともに、駆動トランジスタT4は、自己のゲートと自己のドレインとが電氣的に接続されたダイオード接続となる。これにより、駆動トランジスタT4は、データ線Xより供給されたデータ電流I<sub>data</sub>を自己のチャンネルに流し、このデータ電流I<sub>data</sub>に応じたゲート電圧V<sub>g</sub>を自己のゲートに発生させる。駆動トランジスタT4のゲートに接続されたキャパシタCには、発生したゲート電圧V<sub>g</sub>に応じた電荷が蓄積され、データが書き込まれる。このように、プログラミング期間t<sub>0</sub>～t<sub>1</sub>において、駆動トランジスタT4は、キャパシタCにデータを書き込むプログラミングトランジスタとして機能する。

#### 【0038】

プログラミング期間t<sub>0</sub>～t<sub>1</sub>では、ホールド駆動またはインパルス駆動のどちらで画素2を駆動させるかに拘わらず、パルス信号P L SがLレベルに維持されているため、制御トランジスタT5はオフのままである。したがって、有機E L素子OLEDに対する駆動電流I<sub>oled</sub>の電流経路が遮断され続けるため、この期間t<sub>0</sub>～t<sub>1</sub>において、有機E L素子OLEDは発光しない。

#### 【0039】

つぎに、駆動期間t<sub>1</sub>～t<sub>2</sub>では、キャパシタCに蓄積された電荷に応じた駆動電流I<sub>oled</sub>が有機E L素子OLEDを流れ、駆動モードに応じて、有機E L素子OLEDが発光する。まず、駆動開始タイミングt<sub>1</sub>において、走査信号S E LがLレベルに立ち下がり、スイッチングトランジスタT1, T2が共にオフする。これにより、データ電流I<sub>data</sub>が供給されたデータ線Xと駆動トランジスタT4のドレインとが電氣的に分離され、駆動トランジスタT4のゲートとドレインとの間も電氣的に分離される。駆動トランジスタT4のゲートには、キャパシタCの蓄積電荷に応じて、ゲート電圧V<sub>g</sub>相当が印加される。

#### 【0040】

タイミングt<sub>1</sub>における走査信号S E Lの立ち下がりと同期して、それ以前はLレベルだったパルス信号P L Sの波形は、画素2の駆動モードに応じて、パルス状またはホールド状のいずれかに変化する。上述した駆動モード信号D R T Mによってインパルス駆動が指示されている場合（D R T M=H）、パルス信号P L Sは、HレベルとLレベルとが交互に繰り返されるパルス状の波形となる。このパルス波形は、画素2の次の選択が開始されるタイミングt<sub>2</sub>に至るまで継続される。これにより、パルス信号P L Sによって導通制御される制御トランジスタT5は、オンとオフとを交互に繰り返すことになる。制御トランジスタT5がオンの場合、電源電位V<sub>dd</sub>から電位V<sub>ss</sub>に向かって、駆動トランジスタT4と制御トランジスタT5と有機E L素子OLEDとを介した駆動電流I<sub>oled</sub>の電流経路が形成される。有機E L素子OLEDを流れる駆動電流I<sub>oled</sub>は、その電流値を設定する駆動トランジスタT4のチャンネル電流に相当し、キャパシタCの蓄積電荷に起因したゲート電圧V<sub>g</sub>によって制御される。有機E L素子OLEDは、駆動電流I<sub>oled</sub>に応じた輝度で発光する。一方、制御トランジスタT5がオフの場合、駆動電流I<sub>oled</sub>の電流経路が制御トランジスタ

T5によって強制的に遮断される。したがって、制御トランジスタT5のオフ期間では、有機EL素子OLEDの発光が一時的に停止し、黒表示となる。このように、インパルス駆動時における駆動期間  $t_1 \sim t_2$  では、制御トランジスタT5の導通制御によって、駆動電流  $I_{oled}$  の電流経路が繰り返し遮断されるため、有機EL素子OLEDの発光と非発光とが繰り返される（インパルス駆動）。なお、インパルス駆動による有機EL素子OLEDの発光期間は、パルス信号PLSのデューティ比、換言すれば、第1の駆動信号INP1のデューティ比によって決定される。

#### 【0041】

一方、駆動モード信号DRTMによってホールド駆動が指示されている場合（DRTM=L）、パルス信号PLSは、常時Hレベルのホールド状となる。この状態は、画素2の次の選択が開始されるタイミング  $t_2$  に至るまで継続される。これにより、制御トランジスタT5は常時オンとなるため、電源電位V<sub>dd</sub>から電位V<sub>ss</sub>に向かって、駆動トランジスタT4と制御トランジスタT5と有機EL素子OLEDとを介した駆動電流  $I_{oled}$  の電流経路が形成され、この状態が維持される。したがって、ホールド駆動時における駆動期間  $t_1 \sim t_2$  では、制御トランジスタT5が常時オンすることにより、有機EL素子OLEDは、駆動電流  $I_{oled}$  に応じた輝度で発光し続ける（ホールド駆動）。なお、ホールド駆動による有機EL素子OLEDの発光期間は、パルス信号PLSのデューティ比、換言すれば、第2の駆動信号INP2のデューティ比によって決定される。本実施形態では、第2の駆動信号INP2がホールド信号である。したがって、有機EL素子OLEDは、インパルス駆動時の発光期間よりも長い期間で（本実施形態では常時）、発光する。

#### 【0042】

駆動モード選択回路6は、それぞれの水平ラインに対応して（すなわち走査線単位で）設けられている。それぞれの選択回路6は、制御回路5からの信号DRTM, INP1, INP2と、走査線駆動回路3からの信号SEL, LMとに基づいて、パルス信号PLSを走査線単位で発生・出力する。図5は、駆動モード選択回路6の回路図である。駆動モード選択回路6は、Dフリップフロップ6a（D-FF）と、一対のトランスミッションゲート6b, 6c、2つのインバータ6d, 6eおよびNANDゲート6fで構成されている。

#### 【0043】

Dフリップフロップ6aのD入力、駆動モード信号DRTMが供給される信号線に接続されており、そのC入力は、走査信号SEL(n)が供給される走査線に接続されている。ここで、走査信号SEL(n)は、n番目の走査線に対して出力される走査信号SELである（(n)の意味は後述する各信号についても同様）。Dフリップフロップ6aは、C入力の走査信号SEL(n)の立ち上がりタイミングにおいて、D入力の駆動モード信号DRTMのレベル状態を記憶し、記憶したレベル状態を信号DRMD(n)としてQ出力より出力する。

#### 【0044】

また、Dフリップフロップ6aのQ出力（信号DRMD(n)）は、一対のトランスミッションゲート6b, 6cを主体に構成された選択部6gに出力される。具体的には、このQ出力は、トランスミッションゲート6bの一部を構成するnチャネル型トランジスタのゲートと、トランスミッションゲート6cの一部を構成するpチャネル型トランジスタのゲートとに供給される。また、Q出力は、インバータ6dによってレベル反転された後、トランスミッションゲート6bのpチャネル型トランジスタのゲートと、トランスミッションゲート6cのnチャネル型トランジスタのゲートとに供給される。また、一方のトランスミッションゲート6bの入力端には、インパルス状の第1の駆動信号INP1が供給され、他方のトランスミッションゲート6cの入力端には、ホールド状の第2の駆動信号INP2が供給される。一対のトランスミッションゲート6b, 6cは、pチャネル型トランジスタにLレベルのゲート信号が与えられ、かつ、nチャネル型トランジスタにHレベルのゲート信号が与えられた場合に、オン状態となる。したがって、フリップフロップ6aのQ出力レベルに応じて、どちらか一方のトランスミッションゲート6b, 6cが択一

的にオンになり、駆動信号 INP1, INP2のいずれかがトランスマッションゲート 6b, 6cより出力される。

#### 【0045】

NANDゲート 6fは、選択部 6gからの出力信号と、走査線駆動回路 3からの制御信号 LMとを入力として、両者の排他的論理和を演算する。そして、その演算結果はインバータ 6eによってレベル反転された後、パルス信号 PLS(n)として、対応する画素行に出力される。

#### 【0046】

つぎに、図 6 に示すタイミングチャートを参照しながら、線順次走査による表示部 1 の表示制御について説明する。このタイミングチャートは、図 2 に示したように、表示領域 A, C でホールド駆動を行い、表示領域 B でインパルス駆動を行うケースに関するものである。走査線駆動回路 3 は、1 垂直走査期間  $t_0 \sim t_3$  において、最上の走査線から最下の走査線に向かって、走査信号 SEL のレベルを順番に H レベルにすることにより、走査線を 1 本ずつ選択していく。

#### 【0047】

まず、ホールド駆動が行われる表示領域 A に位置的に対応する任意の走査線 a について説明する。表示領域 A 内に含まれる走査線 a を線順次走査する期間において、駆動モード信号 DRTM は、ホールド駆動を指示する L レベルに設定されている。走査線駆動回路 3 は、走査線 a の選択開始タイミングにおいて、この走査線 a に供給する走査信号 SEL(a) を L レベルから H レベルに立ち上げ、この H レベルを 1 水平走査期間分だけ維持する。それとともに、走査線駆動回路 3 は、走査信号 SEL(a) の立ち上がりタイミングと同期して、制御信号 LM(a) を H レベルから L レベルに立ち下げ、この L レベルを 1 水平走査期間分だけ維持する。図 5 に示した D フリップフロップ 6a は、走査信号 SEL(a) の変化タイミング（本実施形態では、立ち上がりタイミング）において、駆動モード信号 DRTM のレベル、すなわち、L レベルを保持する。これにより、D フリップフロップ 6a は、出力信号 DRMD(a) として L レベルを出力する。この出力信号 DRMD(a) が L レベルの場合、後段の選択部 6g は、ホールド状の第 2 の駆動信号 INP2 を選択し、第 2 の駆動信号 INP2 を後段の NAND ゲート 6f に出力する。NAND ゲート 6f は、走査信号 SEL(a) と反対の論理レベルを取る制御信号 LM(a) が L レベルの間、選択部 6g からの出力に依存することなく、H レベルを出力する。したがって、この期間において、インバータ 6e からの出力であるパルス信号 PLS(a) は L レベルとなる。パルス信号 PLS が L レベルになる期間は、上述したプログラミング期間  $t_0 \sim t_1$  に相当する（図 4 参照）。その後、制御信号 LM(a) が H レベルになると、NAND ゲート 6f は、選択部 6g から出力された第 2 の駆動信号 INP2 とは反対の論理レベル（L レベル）を出力する。したがって、制御信号 LM(a) が H レベルの期間において、パルス信号 PLS(a) として、第 2 の駆動信号 INP2 と同様の波形、すなわち、常時 H レベルのホールド信号が出力される。パルス信号 PLS(a) が H レベルになる期間は、上述した駆動期間  $t_1 \sim t_2$  に相当する（図 4 参照）。この駆動期間  $t_1 \sim t_2$  では、制御トランジスタ T5 が常時オンするため、有機 EL 素子 OLED のホールド駆動が行われる。

#### 【0048】

つぎに、インパルス駆動が行われる表示領域 B に位置的に対応する任意の走査線 b について説明する。表示領域 B 内に含まれる走査線 b を線順次走査する期間において、駆動モード信号 DRTM は、インパルス駆動を指示する H レベルに設定されている。走査線駆動回路 3 は、走査線 b の選択開始タイミングにおいて、この走査線 b に供給する走査信号 SEL(b) を L レベルから H レベルに立ち上げるとともに、これと同期して、制御信号 LM(b) を H レベルから L レベルに立ち下げる。走査線 b に対応する駆動モード選択回路 6 において、D フリップフロップ 6a は、走査信号 SEL(b) の立ち上がり時における駆動モード信号 DRTM のレベル、すなわち、H レベルを保持する。これにより、D フリップフロップ 6a は、出力信号 DRMD(b) として H レベルを出力する。この出力信号 DRMD(a) が H レベルの場合、後段の選択部 6g は、インパルス状の第 1 の駆動信号 INP1 を選択

し、第1の駆動信号  $INP1$  を後段の  $NAND$  ゲート 6 f に出力する。 $NAND$  ゲート 6 f は、制御信号  $LM(b)$  が  $L$  レベルの間、選択部 6 g からの出力に依存することなく、 $H$  レベルを出力する。したがって、プログラミング期間  $t0 \sim t1$  において、インバータ 6 e からの出力であるパルス信号  $PLS(b)$  は  $L$  レベルとなる。その後、制御信号  $LM(b)$  が  $H$  レベルになると、 $NAND$  ゲート 6 f は、選択部 6 g から出力された第1の駆動信号  $INP1$  とは反対の論理レベルのパルス状の信号を出力する。したがって、制御信号  $LM(b)$  が  $H$  レベルの期間において、パルス信号  $PLS(a)$  として、第1の駆動信号  $INP1$  と同様の波形、すなわち、パルス状のインパルス信号が出力される。パルス信号  $PLS(b)$  がパルス状になる期間  $t1 \sim t2$  では、制御トランジスタ  $T5$  のオンとオフとが繰り返されるため、有機  $EL$  素子  $OLED$  のインパルス駆動が行われる。

#### 【0049】

そして、ホールド駆動が行われる表示領域  $C$  に位置的に対応する任意の走査線  $c$  の動作は、上述した表示領域  $A$  と同様であり、結果的に、有機  $EL$  素子  $OLED$  のホールド駆動が行われる。

#### 【0050】

このように、本実施形態によれば、表示部 1 に表示すべき対象に応じた駆動モードを、走査線単位で選択できるため、表示部 1 の全体的な表示品質の一層の向上を図ることができる。すなわち、インパルス駆動すべき画素 2 に関しては、書込対象となる画素 2 に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間よりも短い第1の発光期間で、有機  $EL$  素子  $OLED$  を駆動させる。また、ホールド駆動すべき画素 2 に関しては、書込対象となる画素 2 に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、第1の発光期間よりも長い第2の発光期間で、有機  $EL$  素子  $OLED$  を駆動させる。これにより、例えば、ある表示領域  $A$ 、 $C$  にホールド駆動に適した表示対象を表示させる場合、その表示領域  $A$ 、 $C$  に含まれる水平ライン群に関しては、有機  $EL$  素子  $OLED$  の発光が継続される。これは、駆動電流  $I_{oled}$  の電流経路中に設けられた制御トランジスタ  $T5$  を、画素 2 が選択されてから次に選択されるまでの期間（本実施形態では、その内の駆動期間  $t1 \sim t2$ ）、常時オンしておくことにより達成される。また、別の表示領域  $B$  にインパルス駆動に適した表示対象を表示させる場合、その表示領域  $B$  に含まれる水平ライン群に関しては、有機  $EL$  素子  $OLED$  の発光が断続的に繰り返される。これは、駆動電流  $I_{oled}$  の電流経路中に設けられた制御トランジスタ  $T5$  を、駆動期間  $t1 \sim t2$  において、オンとオフとを交互に繰り返すことにより達成される。したがって、表示領域  $B$  では、画素 2 の光学応答をインパルス型に近づけることができ、かつ、有機  $EL$  素子  $OLED$  が非発光となる期間（黒表示の期間）が分散されるため、表示画像のちらつきの低減を図ることができる。それとともに、画素 2 の光学応答を改善することにより、動画表示等における疑似輪郭の発生も有効に抑制可能となる。

#### 【0051】

また、本実施形態によれば、走査線駆動回路 3 および駆動モード選択回路 6 の双方を含む走査線駆動系のみで、上述した駆動モードの選択を実現できる。したがって、この選択機能の付加に伴う回路規模の増大を抑制することができる。

#### 【0052】

なお、上述した実施形態では、第1の駆動信号  $INP1$  をインパルス信号とし、第2の駆動信号  $INP2$  をホールド信号とする例について説明した。しかしながら、後述する各実施形態も含めて、第2の駆動信号  $INP2$  は、ホールド信号である必要性は必ずしもなく、例えば、図 7 に示すように、第1の駆動信号  $INP1$  とは波形形状（デューティ比）が異なるパルス信号であってもよい。これにより、有機  $EL$  素子  $OLED$  の駆動制御を行うパルス信号  $PLS$  の波形を変えられる。その結果、制御トランジスタ  $T5$  の導通制御によって、時間平均の表示輝度を可変に設定できるため、表示部 1 の全体的な表示品質の改善を図ることが可能となる。なお、インパルス駆動を示す  $INP1$  の波形形状について、1 フレーム中に  $H$ 、 $L$  の切り換わりが複数回繰り返される波形の例を示したが、後述する各実施形態を含め、1 フレーム内の  $H$ 、 $L$  の切り換わりが 1 回だけの波形であってもよい。そ



の場合、信号駆動に伴う電氣的ノイズを低減できるので、回路の信頼性向上という効果が得られる。

#### 【0053】

また、上述した実施形態では、表示部 1 に 3 つの表示領域 A ~ C を設定する例について説明した。しかしながら、本発明は、これに限定されるものではなく、駆動モード信号 D R T M によって、表示領域の分割数、分割位置、または駆動モードの指定を任意に設定することが可能である。

#### 【0054】

##### (第 2 の実施形態)

本実施形態は、電流プログラム方式を用いた電気光学装置に係り、特に、カレントミラー回路を用いた画素回路に関する。なお、後述する各実施形態を含めて、電気光学装置の全体構成は、基本的には、1 つの水平ライン Y の構成を除いて、図 1 と同様である。本実施形態において、1 つの水平ライン Y は、走査信号 S E L 1, S E L 2 がそれぞれ供給される 2 本の走査線と、パルス信号 P L S が供給される 1 本の信号線とによって構成されている。なお、走査信号 S E L 1, S E L 2 は、基本的に、互いに反対の論理レベルをとるが、一方の変化タイミングを若干ずらすこともある。

#### 【0055】

図 8 は、本実施形態に係る画素 2 の回路図である。1 つの画素 2 は、有機 E L 素子 OLED、能動素子である 5 つのトランジスタ T1 ~ T5 およびキャパシタ C によって構成されている。ダイオードとして表記された有機 E L 素子 OLED は、自己に供給された駆動電流 I oled によって発光輝度が制御される電流駆動型の素子である。なお、この画素回路では、n チャンネル型のトランジスタ T1, T5 と、p チャンネル型のトランジスタ T2 ~ T4 とが用いられているが、これは一例であって、本発明はこれに限定されるものではない。

#### 【0056】

第 1 のスイッチングトランジスタ T1 のゲートは、第 1 の走査信号 S E L 1 が供給される走査線に接続され、そのソースは、データ電流 I data が供給されるデータ線 X に接続されている。また、第 1 のスイッチングトランジスタ T1 のドレインは、第 2 のスイッチングトランジスタ T2 のドレインと、プログラミングトランジスタ T3 のドレインとに共通接続されている。第 2 の走査信号 S E L 2 がゲートに供給された第 2 のスイッチングトランジスタ T2 のソースは、カレントミラー回路を構成する一対のトランジスタ T3, T4 のゲートと、キャパシタ C の一方の電極とに共通接続されている。プログラミングトランジスタ T3 のソース、駆動トランジスタ T4 のソースおよびキャパシタ C の他方の電極には、電源電位 V dd が印加されている。パルス信号 P L S がゲートに供給された制御トランジスタ T5 は、駆動電流 I oled の電流経路中、具体的には、駆動トランジスタ T4 のドレインと有機 E L 素子 OLED のアノードとの間に設けられている。この有機 E L 素子 OLED のカソードには、電源電位 V dd より低い電位 V ss が印加されている。プログラミングトランジスタ T3 および駆動トランジスタ T4 は、両者のゲートが互いに接続されたカレントミラー回路を構成している。したがって、プログラミングトランジスタ T3 のチャンネルを流れるデータ電流 I data の電流レベルと、駆動トランジスタ T4 のチャンネルを流れる駆動電流 I oled の電流レベルとは、比例関係になる。

#### 【0057】

図 9 は、本実施形態に係る画素 2 の駆動タイミングチャートである。上述した実施形態と同様、1 垂直走査期間 t0 ~ t2 は、プログラミング期間 t0 ~ t1 と駆動期間 t1 ~ t2 とに分けられる。

#### 【0058】

まず、プログラミング期間 t0 ~ t1 では、画素 2 の選択によって、キャパシタ C に対するデータの書き込みが行われる。タイミング t0 において、第 1 の走査信号 S E L 1 が H レベルに立ち上がり、第 1 のスイッチングトランジスタ T1 がオンする。これにより、データ線 X とプログラミングトランジスタ T3 のドレインとが電氣的に接続される。この第 1 の走査信号 S E L 1 の立ち上がりと同期して、第 2 の走査信号 S E L 2 が低レベルに立ち下

がって、第2のスイッチングトランジスタT2もオンする。これにより、プログラミングトランジスタT3は、自己のゲートが自己のドレインに接続されたダイオード接続となり、非線形な抵抗素子として機能する。したがって、プログラミングトランジスタT3は、データ線Xより供給されたデータ電流  $I_{data}$  を自己のチャネルに流し、データ電流  $I_{data}$  に応じたゲート電圧  $V_g$  を自己のゲートに発生させる。プログラミングトランジスタT3のゲートに接続されたキャパシタCには、発生したゲート電圧  $V_g$  に応じた電荷が蓄積され、データが書き込まれる。

#### 【0059】

プログラミング期間  $t_0 \sim t_1$  では、パルス信号 PLS が L レベルに維持されているため、制御トランジスタT5はオフのままである。したがって、カレントミラー回路を構成する一対のトランジスタT3, T4の閾値の関係に拘わらず、有機EL素子OLEDに対する電流経路が遮断され続ける。そのため、この期間  $t_0 \sim t_1$  において、有機EL素子OLEDは発光しない。

#### 【0060】

つぎに、駆動期間  $t_1 \sim t_2$  では、キャパシタCに蓄積された電荷に応じた駆動電流  $I_{oled}$  が有機EL素子OLEDを流れ、駆動モードに応じて、有機EL素子OLEDが発光する。まず、駆動開始タイミング  $t_1$  において、第1の走査信号SEL1がLレベルに立ち下がり、第2の走査信号SEL2がHレベルに立ち上がることによって、スイッチングトランジスタT1, T2が共にオフする。これにより、データ電流  $I_{data}$  が供給されたデータ線Xと駆動トランジスタT4のドレインとが電氣的に分離され、駆動トランジスタT4のゲートとドレインとの間も電氣的に分離される。駆動トランジスタT4のゲートには、キャパシタCの蓄積電荷に応じて、ゲート電圧  $V_g$  相当が印加される。

#### 【0061】

タイミング  $t_1$  における第1の走査信号SEL1の立ち下がりと同期して、それ以前はLレベルだったパルス信号PLSの波形は、画素2の駆動モードに応じて、パルス状またはホールド状のいずれかに変化する。上述した駆動モード信号DRTMによってインパルス駆動が指示されている場合 ( $DRTM = H$ )、パルス信号PLSはパルス波形となる。これにより、インパルス駆動時における駆動期間  $t_1 \sim t_2$  では、駆動電流  $I_{oled}$  の電流経路中に設けられた制御トランジスタT5のオンとオフとが繰り返されるため、駆動電流  $I_{oled}$  の電流経路が繰り返し遮断される。その結果、有機EL素子OLEDのインパルス駆動が行われる。一方、駆動モード信号DRTMによってホールド駆動が指示されている場合 ( $DRTM = L$ )、パルス信号PLSは、常時Hレベルのホールド状となる。これにより、ホールド駆動時における駆動期間  $t_1 \sim t_2$  では、制御トランジスタT5が常時オンするため、駆動電流  $I_{oled}$  の電流経路が維持される。その結果、有機EL素子OLEDのホールド駆動が行われる。

#### 【0062】

このように、本実施形態によれば、表示部1に表示すべき対象に応じた駆動モードを走査線単位で選択できる。したがって、第1の実施形態と同様に、表示部1の全体的な表示品質の一層の向上を図ることができるとともに、この選択機能の付加に伴う回路規模の増大を抑制することができる。

#### 【0063】

また、本実施形態によれば、駆動電流  $I_{oled}$  の電流経路中に制御トランジスタT5を設けることにより、カレントミラー回路を構成する一対のトランジスタT3, T4の閾値の制約を解消できる。上述した特許文献1に開示されたカレントミラー回路を有する画素回路では、駆動電流  $I_{oled}$  の電流経路中に、制御トランジスタT5が設けられていない。そのため、駆動トランジスタT4の閾値は、プログラミングトランジスタT3の閾値よりも低くならないように設定する必要がある。なぜなら、この関係を具備しない場合、キャパシタCに対するデータの書き込みが十分に完了しないうちに、駆動トランジスタT4がオンしてしまい、これに起因したリーク電流によって、有機EL素子OLEDが発光してしまうからである。さらに、駆動トランジスタT4を完全にオフすることができずに有機EL素子OLED

を完全に消灯できない、つまり「黒」表示ができないという問題が発生する場合がある。これに対して、本実施形態のように、駆動電流  $I_{oled}$  の電流経路中に制御トランジスタ  $T_5$  を追加し、プログラミング期間  $t_0 \sim t_1$  中、これをオフさせておけば、トランジスタ  $T_3$ 、 $T_4$  の閾値の関係に依存することなく、駆動電流  $I_{oled}$  の電流経路を強制的に遮断できる。その結果、プログラミング期間  $t_0 \sim t_1$  において、駆動トランジスタ  $T_4$  のリーク電流に起因した有機 EL 素子 OLED の発光を確実に防止でき、表示品質の一層の向上を図ることができる。また、第 2 のスイッチングトランジスタ  $T_2$  を n チャンネル型に変更して  $T_2$  のゲートに走査信号  $S_{EL1}$  を接続する構成でも同様の効果が得られる。その場合は走査線  $S_{EL1}$  が不要となるので画素を構成する回路規模が小さくなり、歩留まり向上や開口率向上に貢献できる。

#### 【0064】

##### (第 3 の実施形態)

本実施形態は、駆動トランジスタがプログラミングトランジスタとしての機能も担う、電流プログラム方式における画素回路の構成に関する。本実施形態において、1 つの水平ライン  $Y$  は、走査信号  $S_{EL}$  が供給される 1 本の走査線と、パルス信号  $P_{LS}$  が供給される 1 本の信号線とによって構成されている。

#### 【0065】

図 10 は、本実施形態に係る画素 2 の回路図である。1 つの画素 2 は、有機 EL 素子 OLED、4 つのトランジスタ  $T_1$ 、 $T_2$ 、 $T_4$ 、 $T_5$  およびキャパシタ  $C$  によって構成されている。なお、本実施形態に係る画素回路において、トランジスタ  $T_1$ 、 $T_2$ 、 $T_4$ 、 $T_5$  のタイプはすべて p チャンネル型であるが、これは一例であって、本発明はこれに限定されるものではない。

#### 【0066】

第 1 のスイッチングトランジスタ  $T_1$  のゲートは、走査信号  $S_{EL}$  が供給される走査線に接続され、そのソースは、データ電流  $I_{data}$  が供給されるデータ線  $X$  に接続されている。第 1 のスイッチングトランジスタ  $T_1$  のドレインは、制御トランジスタ  $T_5$  のドレインと、駆動トランジスタ  $T_4$  のソースと、キャパシタ  $C$  の一方の電極とに共通接続されている。キャパシタ  $C$  の他方の電極は、駆動トランジスタ  $T_4$  のゲートと、第 2 のスイッチングトランジスタ  $T_2$  のソースとに共通接続されている。第 2 のスイッチングトランジスタ  $T_2$  のゲートは、第 1 のスイッチングトランジスタ  $T_1$  と同様に、走査信号  $S_{EL}$  が供給される走査線に接続されている。第 2 のスイッチングトランジスタ  $T_2$  のドレインは、駆動トランジスタ  $T_4$  のドレインと、有機 EL 素子 OLED のアノードとに共通接続されている。この有機 EL 素子 OLED のカソードには、電位  $V_{ss}$  が印加されている。制御トランジスタ  $T_5$  のゲートは、パルス信号  $P_{LS}$  が供給される信号線に接続され、そのソースには、電源電位  $V_{dd}$  が印加されている。

#### 【0067】

図 11 は、本実施形態に係る画素 2 の駆動タイミングチャートである。図 10 の画素回路では、1 垂直走査期間  $t_0 \sim t_2$  のほぼ全体に亘って、有機 EL 素子 OLED に電流が流れるため、有機 EL 素子 OLED が発光する。上述した実施形態と同様に、1 垂直走査期間  $t_0 \sim t_2$  は、プログラミング期間  $t_0 \sim t_1$  と駆動期間  $t_1 \sim t_2$  とに分けられる。

#### 【0068】

まず、プログラミング期間  $t_0 \sim t_1$  では、画素 2 の選択によって、キャパシタ  $C$  に対するデータの書き込みが行われる。タイミング  $t_0$  において、走査信号  $S_{EL}$  が L レベルに立ち下がり、スイッチングトランジスタ  $T_1$ 、 $T_2$  が共にオンする。これにより、データ線  $X$  と駆動トランジスタ  $T_4$  のソースとが電氣的に接続されるとともに、駆動トランジスタ  $T_4$  は、自己のゲートと自己のドレインとが電氣的に接続されたダイオード接続となる。これにより、駆動トランジスタ  $T_4$  は、データ線  $X$  より供給されたデータ電流  $I_{data}$  を自己のチャンネルに流し、このデータ電流  $I_{data}$  に応じたゲート電圧  $V_g$  を自己のゲートに発生させる。駆動トランジスタ  $T_4$  のゲートとソースとの間に接続されたキャパシタ  $C$  には、発生したゲート電圧  $V_g$  に応じた電荷が蓄積され、データが書き込まれる。このように

、プログラミング期間  $t_0 \sim t_1$  において、駆動トランジスタ  $T_4$  は、キャパシタ  $C$  にデータを書き込むプログラミングトランジスタとして機能する。

#### 【0069】

プログラミング期間  $t_0 \sim t_1$  では、パルス信号  $PLS$  が  $H$  レベルに維持されているため、制御トランジスタ  $T_5$  はオフのままである。したがって、電源電位  $V_{dd}$  から電位  $V_{ss}$  に向かう駆動電流  $I_{oled}$  の電流経路自体は遮断され続ける。しかしながら、データ線  $X$  と電位  $V_{ss}$  との間に、第1のスイッチングトランジスタ  $T_1$  と駆動トランジスタ  $T_4$  と有機  $EL$  素子  $OLED$  とを介した、データ電流  $I_{data}$  の電流経路が形成される。したがって、プログラミング期間  $t_0 \sim t_1$  においても、データ電流  $I_{data}$  に応じた輝度で有機  $EL$  素子  $OLED$  が発光する。

#### 【0070】

つぎに、駆動期間  $t_1 \sim t_2$  では、キャパシタ  $C$  に蓄積された電荷に応じた駆動電流  $I_{oled}$  が有機  $EL$  素子  $OLED$  を流れ、有機  $EL$  素子  $OLED$  が発光する。まず、駆動開始タイミング  $t_1$  において、走査信号  $SEL$  が  $H$  レベルに立ち上がり、スイッチングトランジスタ  $T_1$ ,  $T_2$  が共にオフする。これにより、データ電流  $I_{data}$  が供給されたデータ線  $X$  と駆動トランジスタ  $T_4$  のソースとが電氣的に分離され、駆動トランジスタ  $T_4$  のゲートとドレインとの間も電氣的に分離される。駆動トランジスタ  $T_4$  のゲートには、キャパシタ  $C$  の蓄積電荷に応じて、ゲート電圧  $V_g$  相当が印加される。

#### 【0071】

タイミング  $t_1$  における走査信号  $SEL$  の立ち上がりと同期して、それ以前は  $H$  レベルだったパルス信号  $PLS$  の波形は、画素2の駆動モードに応じて、パルス状またはホールド状 ( $L$  レベル) のいずれかに変化する。上述した駆動モード信号  $DRTM$  によってインパルス駆動が指示されている場合 ( $DRTM = H$ )、パルス信号  $PLS$  はパルス波形となる。これにより、インパルス駆動時における駆動期間  $t_1 \sim t_2$  では、駆動電流  $I_{oled}$  の電流経路中に設けられた制御トランジスタ  $T_5$  のオンとオフとが繰り返されるため、有機  $EL$  素子  $OLED$  のインパルス駆動が行われる。一方、駆動モード信号  $DRTM$  によってホールド駆動が指示されている場合 ( $DRTM = L$ )、パルス信号  $PLS$  は、常時  $L$  レベルのホールド状となる。これにより、ホールド駆動時における駆動期間  $t_1 \sim t_2$  では、制御トランジスタ  $T_5$  が常時オンするため、有機  $EL$  素子  $OLED$  のホールド駆動が行われる。

#### 【0072】

このように、本実施形態によれば、表示部1に表示すべき対象に応じた駆動モードを走査線単位で選択できる。したがって、上述した各実施形態と同様に、表示部1の全体的な表示品質の一層の向上を図ることができるとともに、この選択機能の付加に伴う回路規模の増大を抑制することができる。

#### 【0073】

なお、本実施形態では、有機  $EL$  素子  $OLED$  の断続的な発光を、駆動電流  $I_{oled}$  の電流経路中に存在する制御トランジスタ  $T_5$  の導通制御により行っている。しかしながら、例えば、図12または図13に示すように、駆動電流  $I_{oled}$  の電流経路中に、制御トランジスタ  $T_5$  とは別に第2の制御トランジスタ  $T_6$  を追加した場合でも、同様のことを実現できる。図12の画素回路では、第2の制御トランジスタ  $T_6$  を、第1の制御トランジスタ  $T_5$  のドレインと駆動トランジスタ  $T_4$  のソースとの間に設けている。また、図13の画素回路では、第2の制御トランジスタ  $T_6$  を、駆動トランジスタ  $T_4$  のドレインと有機  $EL$  素子  $OLED$  のアノードとの間に設けている。第2の制御トランジスタ  $T_6$  は、一例として、 $n$  チャネル型のトランジスタであり、そのゲートには、パルス信号  $PLS$  が供給される。一方、第1の制御トランジスタ  $T_5$  のゲートには、制御信号  $GP$  が供給される。

#### 【0074】

図14は、図12または図13の画素2の駆動のタイミングチャートである。制御信号  $GP$  は、プログラミング期間  $t_0 \sim t_1$  において、 $H$  レベルに維持される。したがって、駆動電流  $I_{oled}$  の電流経路は、制御信号  $GP$  で導通制御される制御トランジスタ  $T_5$  によって遮断される。また、このプログラミング期間  $t_0 \sim t_1$  では、パルス信号  $PLS$  が  $H$  レベ

ルになるため、第2の制御トランジスタT6がオンする。したがって、データ電流  $I_{data}$  の電流経路が形成されて、キャパシタCにデータが書き込まれるとともに、有機EL素子OLEDが発光する。続く駆動期間  $t_1 \sim t_2$  では、インパルス駆動が指示されている場合 ( $DRTM=H$ )、パルス信号PLSはパルス波形となる。これにより、インパルス駆動時における駆動期間  $t_1 \sim t_2$  では、駆動電流  $I_{oled}$  の電流経路中に設けられた制御トランジスタT5のオンとオフとが繰り返されるため、有機EL素子OLEDのインパルス駆動が行われる。一方、駆動モード信号DRTMによってホールド駆動が指示されている場合 ( $DRTM=L$ )、パルス信号PLSは、常時Hレベルのホールド状となる。これにより、ホールド駆動時における駆動期間  $t_1 \sim t_2$  では、制御トランジスタT5が常時オンするため、有機EL素子OLEDのホールド駆動が行われる。

#### 【0075】

##### (第4の実施形態)

本実施形態は、電圧プログラム方式における画素回路の構成に係り、特に、CC (Conductance Control) 法と呼ばれるものに関する。ここで、「電圧プログラム方式」とは、データ線Xに対するデータの供給を電圧ベースで行う方式をいう。本実施形態において、1つの水平ラインYは、走査信号SELが供給される1本の走査線と、パルス信号PLSが供給される1本の信号線とによって構成されている。電圧プログラム方式では、データ電圧  $V_{data}$  をデータ線Xにそのまま出力する関係上、データ線駆動回路4に可変電流源を設ける必要はない。

#### 【0076】

図15は、本実施形態に係る画素2の回路図である。1つの画素2は、有機EL素子OLED、3つのトランジスタT1、T4、T5およびキャパシタCによって構成されている。なお、本実施形態に係る画素回路では、トランジスタT1、T4、T5のタイプはすべてnチャンネル型であるが、これは一例であって、本発明はこれに限定されるものではない。

#### 【0077】

スイッチングトランジスタT1のゲートは、走査信号SELが供給される走査線に接続され、そのドレインは、データ電圧  $V_{data}$  が供給されるデータ線Xに接続されている。スイッチングトランジスタT1のソースは、キャパシタCの一方の電極と、駆動トランジスタT4のゲートとに共通接続されている。キャパシタCの他方の電極には電位  $V_{ss}$  が印加されており、駆動トランジスタT4のドレインには電源電位  $V_{dd}$  が印加されている。制御トランジスタT5は、パルス信号PLSによって導通制御され、そのソースは、有機EL素子OLEDのアノードに接続されている。この有機EL素子OLEDのカソードには、電位  $V_{ss}$  が印加されている。

#### 【0078】

図16は、本実施形態に係る画素2の駆動タイミングチャートである。まず、タイミング  $t_0$  において、走査線SELがHレベルに立ち上がり、スイッチングトランジスタT1がオンする。これにより、データ線Xに供給されたデータ電圧  $V_{data}$  が、スイッチングトランジスタT1を介して、キャパシタCの一方の電極に印加され、データ電圧  $V_{data}$  相当の電荷がキャパシタCに蓄積される (データの書き込み)。なお、タイミング  $t_0$  からタイミング  $t_1$  までの期間において、パルス信号PLSはLレベルに維持されるため、制御トランジスタT5はオフのままである。したがって、有機EL素子OLEDに対する駆動電流  $I_{oled}$  の電流経路が遮断されるため、この期間  $t_0 \sim t_1$  において、有機EL素子OLEDは発光しない。

#### 【0079】

タイミング  $t_1$  からタイミング  $t_2$  までの間は、キャパシタCに蓄積された電荷に応じた駆動電流  $I_{oled}$  が有機EL素子OLEDを流れ、有機EL素子OLEDが発光する。タイミング  $t_1$  では、走査信号SELがLレベルに立ち下がり、スイッチングトランジスタT1がオフする。これにより、キャパシタCの一方の電極に対するデータ電圧  $V_{data}$  の印加が停止するが、キャパシタCの蓄積電荷によって、駆動トランジスタT4のゲートにはゲート電圧  $V_g$  相当が印加される。

**【0080】**

タイミング  $t_1$  における走査信号 SEL の立ち下がりと同期して、それ以前は L レベルだったパルス信号 PLS は、画素 2 の駆動モードに応じて、パルス状またはホールド状 (H レベル) のいずれかに変化する。駆動モード信号 DRTM によってインパルス駆動が指示されている場合 (DRTM = H)、パルス信号 PLS はパルス波形となる。これにより、インパルス駆動時における駆動期間  $t_1 \sim t_2$  では、駆動電流  $I_{oled}$  の電流経路中に設けられた制御トランジスタ T5 のオンとオフとが繰り返されるため、駆動電流  $I_{oled}$  の電流経路が繰り返し遮断される。その結果、有機 EL 素子 OLED のインパルス駆動が行われる。一方、駆動モード信号 DRTM によってホールド駆動が指示されている場合 (DRTM = L)、パルス信号 PLS は、常時 H レベルのホールド状となる。これにより、ホールド駆動時における駆動期間  $t_1 \sim t_2$  では、制御トランジスタ T5 が常時オンするため、駆動電流  $I_{oled}$  の電流経路が維持される。その結果、有機 EL 素子 OLED のホールド駆動が行われる。

**【0081】**

このように、本実施形態によれば、上述した実施形態と同様に、表示部 1 に表示すべき対象に応じた駆動モードを走査線単位で選択できる。したがって、上述した各実施形態と同様に、表示部 1 の全体的な表示品質の一層の向上を図ることができるとともに、この選択機能の付加に伴う回路規模の増大を抑制することができる。なお、本実施形態において、パルス信号 PLS の波形をパルス状にする開始タイミングは、走査信号 SEL の立ち下がりタイミング  $t_1$  と同じでもよいが、特に低階調データの書き込みの安定性を考慮するならば、これよりも所定の時間だけ早く設定してもよい。

**【0082】**

(第 5 の実施形態)

本実施形態は、電圧プログラム方式の画素回路を駆動する画素回路の構成に関する。本実施形態において、1 つの水平ライン Y は、第 1 の走査信号および第 2 の走査信号がそれぞれ供給される 2 本の走査線と、パルス信号 PLS が供給される 1 本の信号線とによって構成されている。

**【0083】**

図 17 は、本実施形態に係る画素 2 の回路図である。1 つの画素 2 は、有機 EL 素子 OLED、4 つのトランジスタ T1, T2, T4, T5 および 2 つのキャパシタ C1, C2 によって構成されている。なお、本実施形態に係る画素回路では、トランジスタ T1, T2, T4, T5 のタイプがすべて p チャネル型であるが、これは一例であって、本発明はこれに限定されるものではない。

**【0084】**

第 1 のスイッチングトランジスタ T1 のゲートは、走査信号 SEL が供給される走査線が接続され、そのソースは、データ電圧  $V_{data}$  が供給されるデータ線 X に接続されている。第 1 のスイッチングトランジスタ T1 のドレインは、第 1 のキャパシタ C1 の一方の電極に接続されている。また、第 1 のキャパシタ C1 の他方の電極は、第 2 のキャパシタ C2 の一方の電極と、第 2 のスイッチングトランジスタ T2 のソースと、駆動トランジスタ T4 のゲートとに共通接続されている。第 2 のキャパシタ C2 の他方の電極と駆動トランジスタ T4 のソースとは、電源電位  $V_{dd}$  が印加されている。第 2 のスイッチングトランジスタ T2 のゲートには第 2 の走査信号 SEL2 が供給され、そのドレインは、駆動トランジスタ T4 のドレインと制御トランジスタ T5 のソースとに共通接続されている。パルス信号 PLS がゲートに供給された制御トランジスタ T5 は、駆動トランジスタ T4 のドレインと有機 EL 素子 OLED のアノードとの間に設けられている。この有機 EL 素子 OLED のカソードには、電位  $V_{ss}$  が印加されている。

**【0085】**

図 18 は、本実施形態に係る画素 2 の駆動タイミングチャートである。1 垂直走査期間  $t_0 \sim t_4$  は、期間  $t_0 \sim t_1$  と、オートゼロ期間  $t_1 \sim t_2$  と、ロードデータ期間  $t_2 \sim t_3$  と、駆動期間  $t_3 \sim t_4$  とに分けられる。

**【0086】**

まず、期間 $t_0 \sim t_1$ において、駆動トランジスタ $T_4$ のドレインの電位が電位 $V_{ss}$ に設定される。具体的には、タイミング $t_0$ において、第1および第2の走査信号 $SEL_1$ 、 $SEL_2$ が共にLレベルに立ち下がって、第1および第2のスイッチングトランジスタ $T_1$ 、 $T_2$ が共にオンする。この期間 $t_0 \sim t_1$ では、データ線 $X$ に対して電源電位 $V_{dd}$ が固定的に印加されているため、第1のキャパシタ $C_1$ の一方の電極には電源電位 $V_{dd}$ が印加される。また、この期間 $t_0 \sim t_1$ では、パルス信号 $PLS$ がLレベルに維持されているため、制御トランジスタ $T_5$ がオンする。これにより、制御トランジスタ $T_5$ と有機EL素子OLEDとを介した電流経路が形成され、駆動トランジスタ $T_4$ のドレイン電位が電位 $V_{ss}$ となる。したがって、駆動トランジスタ $T_4$ のソースを基準としたゲート電圧 $V_{gs}$ がマイナスになって、駆動トランジスタ $T_4$ がオンする。

**【0087】**

つぎに、オートゼロ期間 $t_1 \sim t_2$ において、駆動トランジスタ $T_4$ のゲート電圧 $V_{gs}$ が閾値電圧 $V_{th}$ になる。この期間 $t_1 \sim t_2$ では、走査信号 $SEL_1$ 、 $SEL_2$ は共にLレベルなので、スイッチングトランジスタ $T_1$ 、 $T_2$ のオン状態が維持される。タイミング $t_1$ において、パルス信号 $PLS$ がHレベルに立ち上がり、制御トランジスタ $T_5$ がオフになるが、第1のキャパシタ $C_1$ の一方の電極には、データ線からの電源電位 $V_{dd}$ の印加が継続される。駆動トランジスタ $T_4$ のゲートには、自己のチャネルと第2のスイッチングトランジスタ $T_2$ とを介して、自己のソースに印加された電源電位 $V_{dd}$ が印加される。これにより、駆動トランジスタ $T_4$ のゲート間電圧 $V_{gs}$ は、自己の閾値電圧 $V_{th}$ まで押し上げられ、ゲート電圧 $V_{gs}$ が閾値電圧 $V_{th}$ になった時点で、駆動トランジスタ $T_4$ がオフになる。その結果、駆動トランジスタ $T_4$ のゲートに接続された2つのキャパシタ $C_1$ 、 $C_2$ の電極には、それぞれ閾値電圧 $V_{th}$ が印加されることになる。一方、キャパシタ $C_1$ 、 $C_2$ の対向する電極には、データ線 $X$ からの電源電位 $V_{dd}$ が印加されているので、それぞれのキャパシタ $C_1$ 、 $C_2$ の電位差は、電源電位 $V_{dd}$ と閾値電圧 $V_{th}$ との差( $V_{dd} - V_{th}$ )に設定される(オートゼロ)。

**【0088】**

続くロードデータ期間 $t_2 \sim t_3$ において、オートゼロに設定されたキャパシタ $C_1$ 、 $C_2$ に対するデータの書き込みが行われる。この期間 $t_2 \sim t_3$ において、第1の走査信号 $SEL_1$ は、それ以前と同様にLレベルに維持され、パルス信号 $PLS$ も、それ以前と同様にHレベルに維持されている。したがって、第1のスイッチングトランジスタ $T_1$ はオンしたままであり、制御トランジスタ $T_5$ はオフしたままである。しかしながら、タイミング $t_2$ において、第2の走査信号 $SEL_2$ がHレベルに立ち上がるため、第2のスイッチングトランジスタ $T_2$ がオンからオフに変化する。また、データ電圧 $V_{data}$ として、従前の電源電位 $V_{dd}$ から $\Delta V_{data}$ だけ低下させた電圧レベルがデータ線 $X$ に印加される。変化量 $\Delta V_{data}$ は、画素2に書き込むデータに応じた可変値であり、これにより、第1のキャパシタ $C_1$ の電位差が低下する。このように第1のキャパシタ $C_1$ の電位差を変化させると、キャパシタ $C_1$ 、 $C_2$ の容量分割の関係に従い、第2のキャパシタ $C_2$ の電位差も変化する。変化後の各キャパシタ $C_1$ 、 $C_2$ の電位差は、オートゼロ期間 $t_1 \sim t_2$ での電位差( $V_{dd} - V_{th}$ )から変化量 $\Delta V_{data}$ 相当を差し引いた値によって決まる。変化量 $\Delta V_{data}$ に起因したキャパシタ $C_1$ 、 $C_2$ の電位差の変化によって、それぞれのキャパシタ $C_1$ 、 $C_2$ に対してデータが書き込まれる。

**【0089】**

最後に、駆動期間 $t_3 \sim t_4$ において、第2のキャパシタ $C_2$ に蓄積された電荷に応じた駆動電流 $I_{oled}$ が有機EL素子OLEDを流れ、有機EL素子OLEDが発光する。タイミング $t_3$ において、第1の走査信号 $SEL_1$ がHレベルに立ち上がり、第1のスイッチングトランジスタ $T_1$ がオンからオフに変化する(第2のスイッチングトランジスタ $T_2$ はオフのままである)。また、データ線 $X$ の電圧は、電源電位 $V_{dd}$ へと復帰する。これにより、データ電源電位 $V_{dd}$ が印加されたデータ線 $X$ と第1のキャパシタ $C_1$ の一方の電極とが分離されるとともに、駆動トランジスタ $T_4$ のゲートとドレインとの間も分離される。したがって

、駆動トランジスタT4のゲートには、第2のキャパシタC2の蓄積電荷に応じた電圧（ソースを基準としたゲート電圧 $V_{gs}$ ）が印加される。なお、駆動トランジスタT4を流れる電流 $I_{ds}$ （駆動電流 $I_{oled}$ に相当）の算出式には、駆動トランジスタT4の閾値電圧 $V_{th}$ とゲート電圧 $V_{gs}$ とが変数として含まれる。しかしながら、ゲート電圧 $V_{gs}$ として、第2のキャパシタC2の電位差（ $V_{gs}$ に相当）を代入した場合、駆動電流 $I_{oled}$ の算出式において、閾値電圧 $V_{th}$ が相殺される。その結果、駆動電流 $I_{oled}$ は、駆動トランジスタT4の閾値電圧 $V_{th}$ の影響を受けることなく、データ電圧の変化量 $\Delta V_{data}$ のみに依存することになる。

#### 【0090】

タイミング $t_3$ における第1の走査信号SEL1の立ち上がりと同期して、それ以前はHレベルだったパルス信号PLSは、画素2の駆動モードに応じて、パルス状またはホールド状（Lレベル）のいずれかに変化する。駆動モード信号DRTMによってインパルス駆動が指示されている場合（ $DRTM=H$ ）、パルス信号PLSはパルス波形となる。これにより、インパルス駆動時における駆動期間 $t_3 \sim t_4$ では、駆動電流 $I_{oled}$ の電流経路中に設けられた制御トランジスタT5のオンとオフとが繰り返されるため、駆動電流 $I_{oled}$ の電流経路が繰り返し遮断される。その結果、有機EL素子OLEDのインパルス駆動が行われる。一方、駆動モード信号DRTMによってホールド駆動が指示されている場合（ $DRTM=L$ ）、パルス信号PLSは、常時Lレベルのホールド状となる。これにより、ホールド駆動時における駆動期間 $t_1 \sim t_2$ では、制御トランジスタT5が常時オンするため、駆動電流 $I_{oled}$ の電流経路が維持される。その結果、有機EL素子OLEDのホールド駆動が行われる。

#### 【0091】

このように、本実施形態によれば、上述した実施形態と同様に、表示部1に表示すべき対象に応じた駆動モードを走査線単位で選択できる。したがって、上述した各実施形態と同様に、表示部1の全体的な表示品質の一層の向上を図ることができるとともに、この選択機能の付加に伴う回路規模の増大を抑制することができる。なお、本実施形態では、タイミング $t_4$ において、パルス信号PLSのパルス波形を終了しているが、特に低階調データの書き込みの安定性を考慮するならば、タイミング $t_4$ よりも所定の時間だけ早く終了させてもよい。

#### 【0092】

（第6の実施形態）

本実施形態は、電流プログラム方式の画素回路を駆動する画素回路の構成に係り、上述した図8の画素回路の変形例である。本実施形態において、1つの水平ラインYは、第1の走査信号SEL1および第2の走査信号SEL2がそれぞれ供給される2本の走査線で構成されている。また、第1の駆動信号INP1の周期は、上述した各実施形態における第1の駆動信号INP1のそれよりも長く、実際には、図20に示す期間 $t_1 \sim t_2$ を1周期相当に設定されている。

#### 【0093】

図19は、本実施形態に係る画素2の回路図である。1つの画素2は、有機EL素子OLED、4つのトランジスタT1～T4およびキャパシタCによって構成されている。この画素回路では、nチャネル型のトランジスタT1、T2と、pチャネル型のトランジスタT3、T4とが用いられているが、これは一例であって、本発明はこれに限定されるものではない。図19に示した画素回路が図8のそれと異なるのは、第2のスイッチングトランジスタT2をnチャネル型とした点と、駆動電流 $I_{oled}$ の電流経路中の制御トランジスタT5をなくした点である。第2のスイッチングトランジスタT2は、第2の走査信号SEL2による画素2の選択機能の他に、制御トランジスタT5としての機能をも有している。それとともに、第2の走査信号SEL2は、走査信号としての機能の他に、上述した制御信号PLSとしての機能をも有している。

#### 【0094】

図20は、本実施形態に係る画素2の駆動タイミングチャートである。まず、プログラ



ミング期間 $t_0 \sim t_1$ では、第2の実施形態と同様の動作により、キャパシタCに対するデータの書き込みが行われる。続く駆動期間 $t_1 \sim t_2$ では、キャパシタCに蓄積された電荷に応じた駆動電流 $I_{oled}$ が有機EL素子OLEDを流れ、駆動モードに応じて、有機EL素子OLEDが発光する。まず、駆動開始タイミング $t_1$ において、走査信号SEL1、SEL2が共にLレベルに立ち下がることにより、スイッチングトランジスタT1、T2が共にオフする。これにより、データ電流 $I_{data}$ が供給されたデータ線Xと駆動トランジスタT4のドレインとが電氣的に分離され、駆動トランジスタT4のゲートとドレインとの間も電氣的に分離される。駆動トランジスタT4のゲートには、キャパシタCの蓄積電荷に応じて、ゲート電圧 $V_g$ 相当が印加される。

#### 【0095】

タイミング $t_1$ における第1の走査信号SEL1の立ち下がりと同期して、第2の走査信号SEL2の波形は、画素2の駆動モードに応じて、期間 $t_1 \sim t_2$ を1周期相当とするパルス状またはホールド状（Lレベル）のいずれかに変化する。駆動モード信号DRTMによってホールド駆動が指示されている場合（ $DRTM=L$ ）、第2の走査信号SEL2は駆動期間 $t_1 \sim t_2$ の全域に亘ってLレベルに維持される。これにより、ホールド駆動時における駆動期間 $t_1 \sim t_2$ では、キャパシタCの蓄積電荷に応じて駆動トランジスタT4が駆動して、駆動電流 $I_{oled}$ が有機EL素子OLEDに供給され続けるため、有機EL素子OLEDのホールド駆動が行われる。一方、駆動モード信号DRTMによってインパルス駆動が指示されている場合（ $DRTM=H$ ）、第2の走査信号SEL2は、駆動期間 $t_1 \sim t_2$ の前半においてLレベルに維持され、その後半においてHレベルに立ち上がる。したがって、第2の走査信号SEL2が立ち上がるまでの前半期間では、キャパシタCの蓄積電荷に応じて駆動トランジスタT4が駆動して、駆動電流 $I_{oled}$ が有機EL素子OLEDに供給されるため、有機EL素子OLEDが発光する。そして、第2の走査信号SEL2の立ち上がり以降の後半期間では、第2のスイッチングトランジスタT2がオンすることにより、キャパシタCの一方の電極と電源電位 $V_{dd}$ との間に、トランジスタT2、T3を介した電流経路が形成される。これにより、キャパシタCの蓄積電荷が強制的に消去されて（換言すれば、書き込まれたデータが消去されて）、駆動トランジスタT4がオフするので、有機EL素子OLEDの発光が停止する。つまり、駆動期間 $t_1 \sim t_2$ において、有機EL素子OLEDは、駆動電流 $I_{oled}$ によって発光した後、キャパシタCの蓄積電荷の消去に起因して非発光となる。その結果、有機EL素子OLEDは、1回の発光と、それに続く1回の非発光とが行われることになる（インパルス駆動）。

#### 【0096】

このように、本実施形態によれば、表示部1に表示すべき対象に応じた駆動モードを走査線単位で選択できる。これにより、上述した各実施形態と同様に、表示部1の全体的な表示品質の一層の向上を図ることができるとともに、この選択機能の付加に伴う回路規模の増大を抑制することができる。なお、上述した各実施形態では、駆動電流 $I_{oled}$ の電流経路の遮断によってインパルス駆動を実現していたのに対して、本実施形態では、キャパシタの蓄積電荷を消去することによってそれを実現している点に留意されたい。したがって、本実施形態では、1垂直走査期間において、有機EL素子OLEDの発光と非発光とを繰り返すことはできず、発光後は非発光の状態が継続されることになる。

#### 【0097】

なお、上述した各実施形態では、電気光学素子として有機EL素子OLEDを用いた例について説明した。しかしながら、本発明はこれに限定されるものではなく、それ以外の、駆動電流に応じた輝度で発光する電気光学素子に対して適用可能である。

#### 【0098】

また、上述した各実施形態に係る電気光学装置は、例えば、プロジェクタ、携帯電話機、携帯端末、モバイル型コンピュータ、パーソナルコンピュータ等を含む様々な電子機器に実装可能である。図21は、一例として、上述した実施形態に係る電気光学装置を実装した携帯電話10の斜視図である。この携帯電話10は、複数の操作ボタン11のほか、受話口12、送話口13とともに、上述した表示部1を備えている。これらの電子機器に

上述した電気光学装置を実装すれば、電子機器の商品価値を一層高めることができ、市場における電子機器の商品訴求力の向上を図ることができる。

【図面の簡単な説明】

【0099】

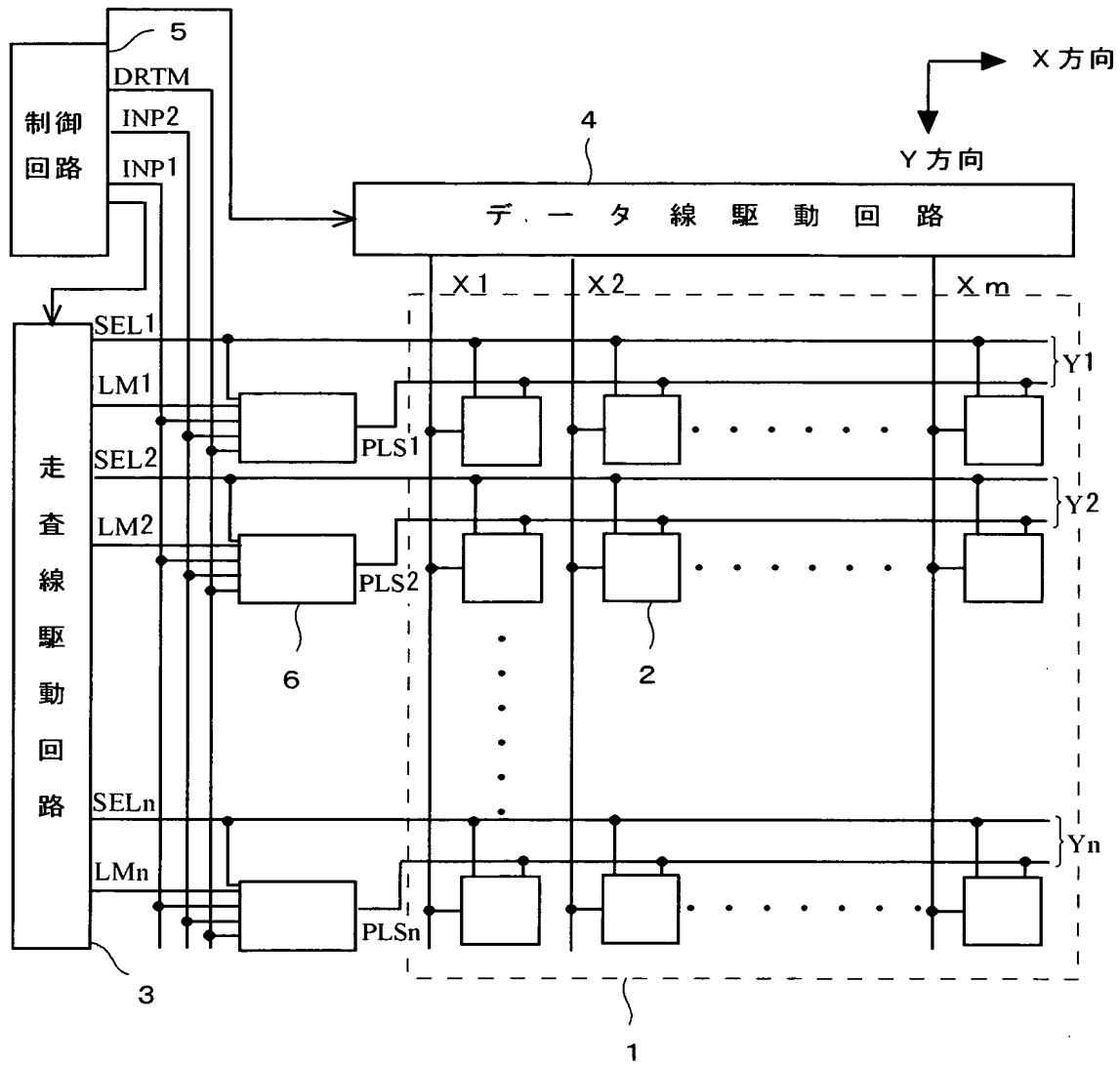
- 【図1】 第1の実施形態に係る電気光学装置のブロック構成図
- 【図2】 駆動モード信号DRTMの説明図
- 【図3】 第1の実施形態に係る画素の回路図
- 【図4】 第1の実施形態に係る画素の駆動タイミングチャート
- 【図5】 駆動モード選択回路の回路図
- 【図6】 線順次走査による駆動制御のタイミングチャート
- 【図7】 駆動信号INP1, INP2のパルス波形を示す図
- 【図8】 第2の実施形態に係る画素の回路図
- 【図9】 第2の実施形態に係る画素の駆動タイミングチャート
- 【図10】 第3の実施形態に係る画素の回路図
- 【図11】 第3の実施形態に係る画素の駆動タイミングチャート
- 【図12】 第3の実施形態に係る画素の回路図の変形例
- 【図13】 第3の実施形態に係る画素の回路図の他の変形例
- 【図14】 第3の実施形態に係る画素の駆動タイミングチャート
- 【図15】 第4の実施形態に係る画素の回路図
- 【図16】 第4の実施形態に係る画素の駆動タイミングチャート
- 【図17】 第5の実施形態に係る画素の回路図
- 【図18】 第5の実施形態に係る画素の駆動タイミングチャート
- 【図19】 第6の実施形態に係る画素の回路図
- 【図20】 第6の実施形態に係る画素の駆動タイミングチャート
- 【図21】 本実施形態に係る電気光学装置を実装した携帯電話の斜視図

【符号の説明】

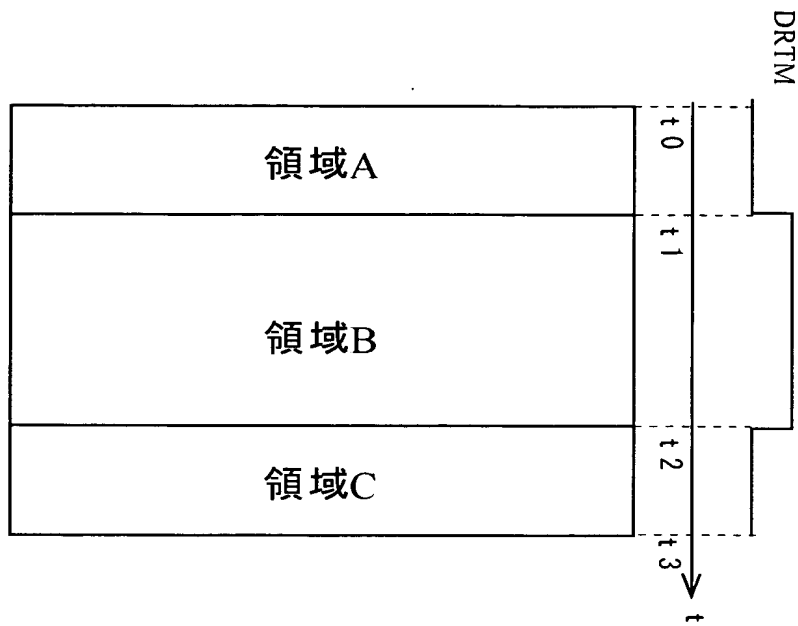
【0100】

- 1 表示部
- 2 画素
- 3 走査線駆動回路
- 4 データ線駆動回路
- 5 制御回路
- 6 駆動モード選択回路
- 6 a Dフリップフロップ
- 6 b, 6 c トランسمッションゲート
- 6 d, 6 e インバータ
- 6 f NANDゲート
- 6 g 選択部
- T1 第1のスイッチングトランジスタ
- T2 第2のスイッチングトランジスタ
- T3 プログラミングトランジスタ
- T4 駆動トランジスタ
- T5 制御トランジスタ
- T6 第2の制御トランジスタ
- C キャパシタ
- C1 第1のキャパシタ
- C2 第2のキャパシタ
- OLED 有機EL素子

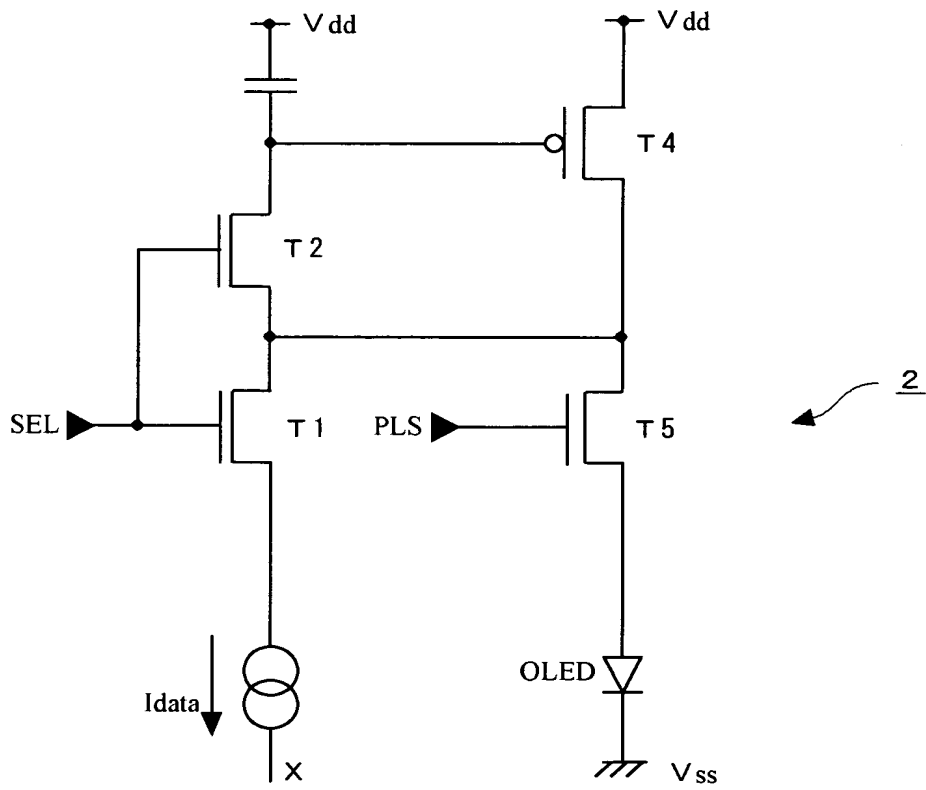
【書類名】 図面  
【図 1】



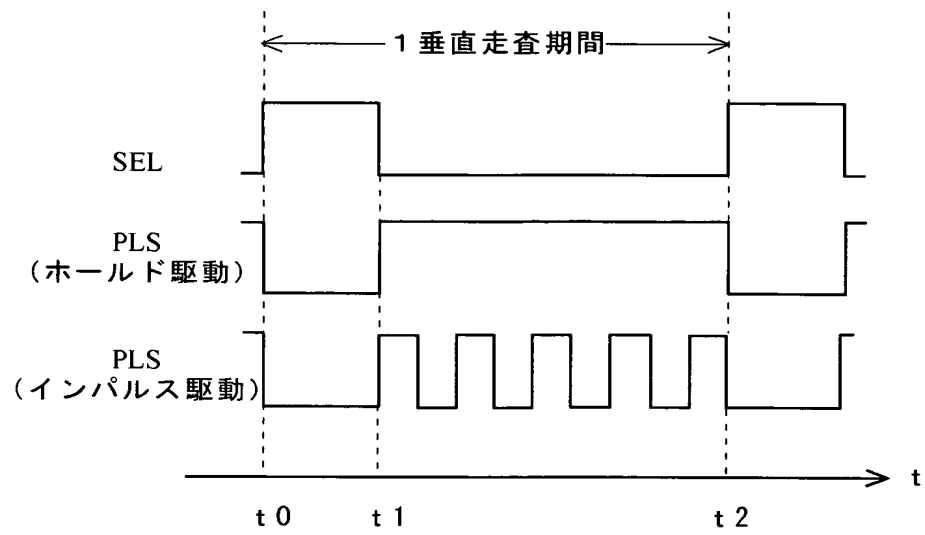
【図 2】



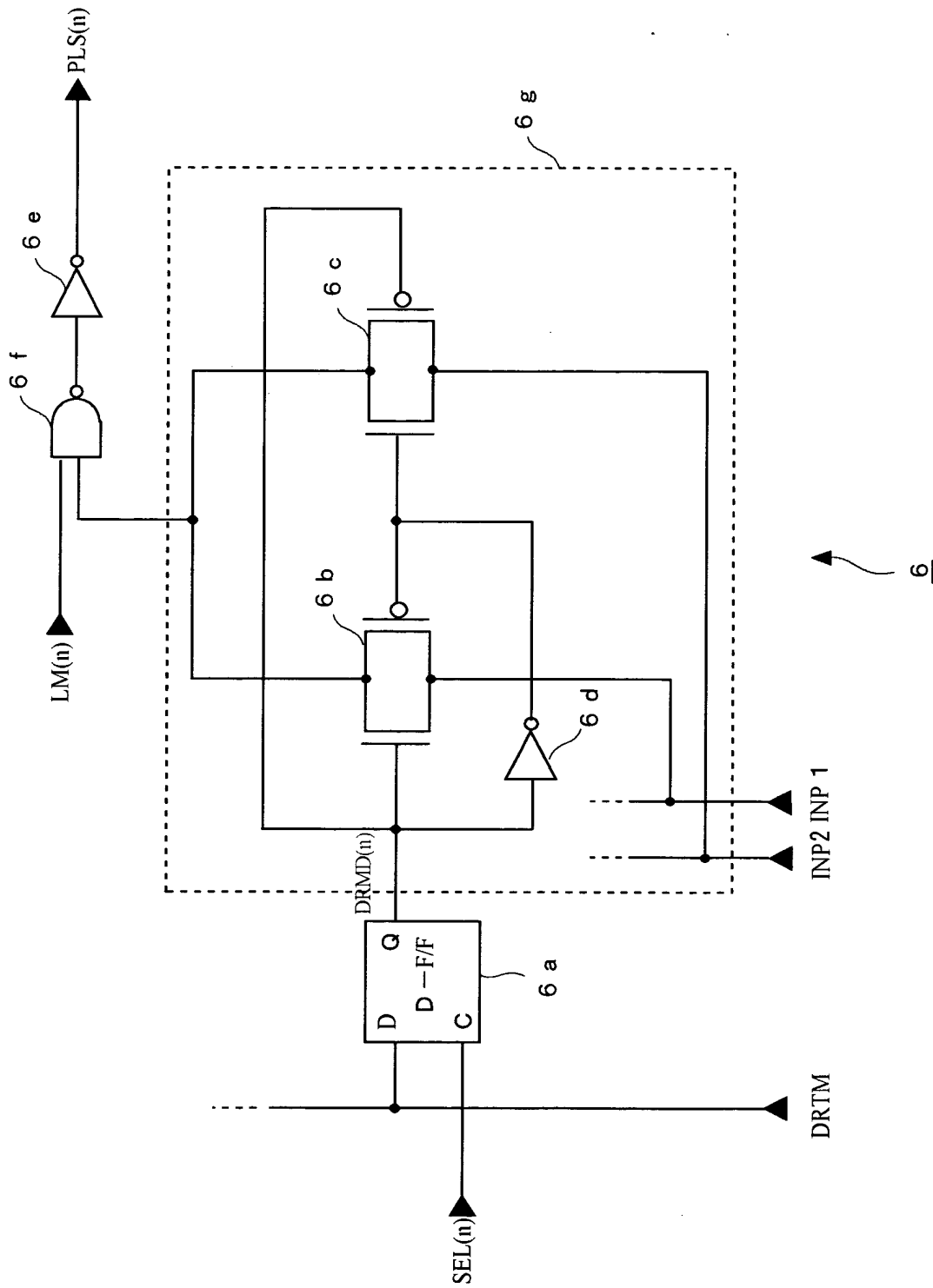
【図 3】



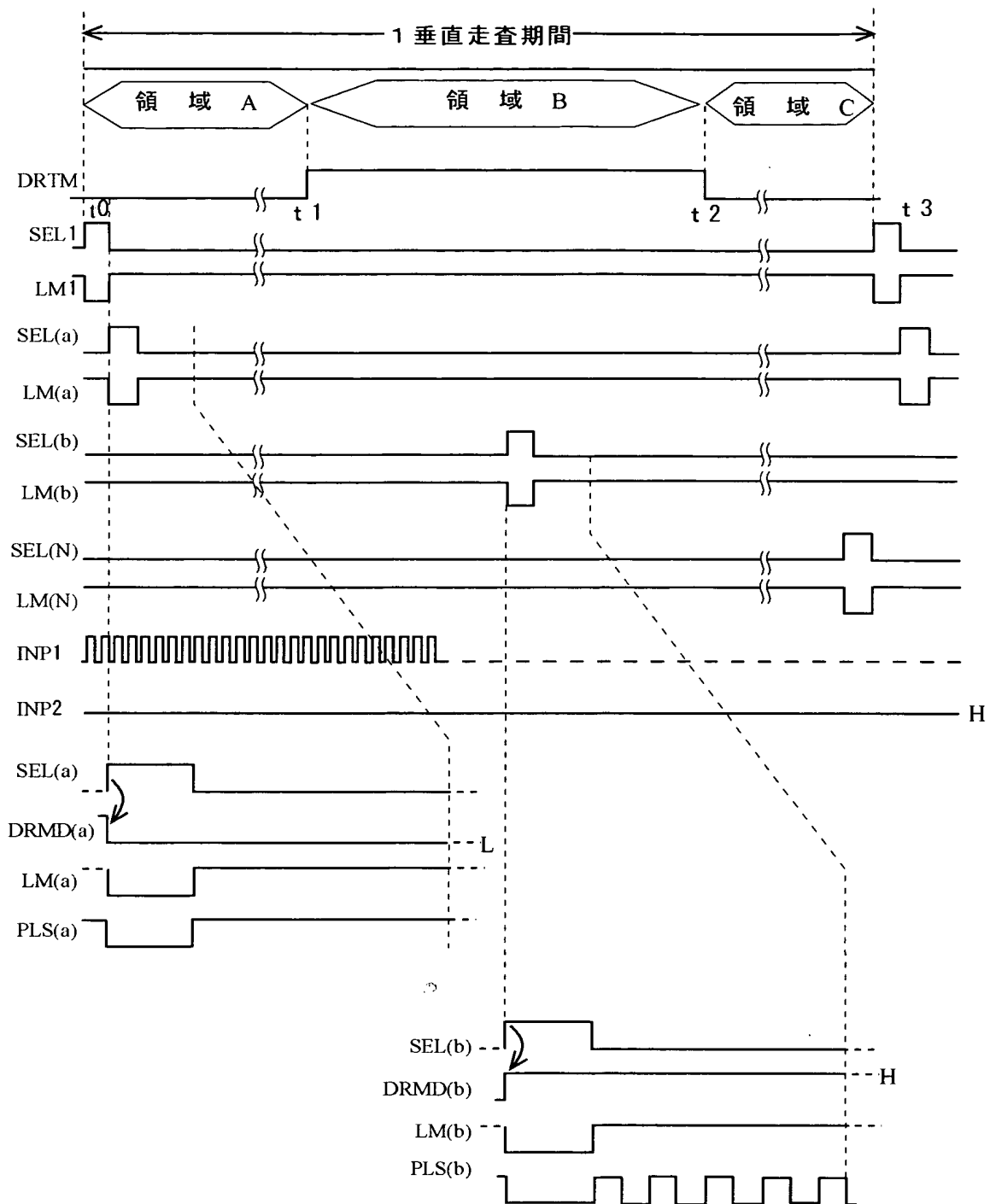
【図 4】



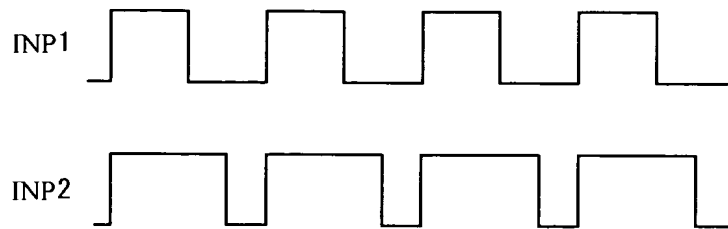
【図 5】



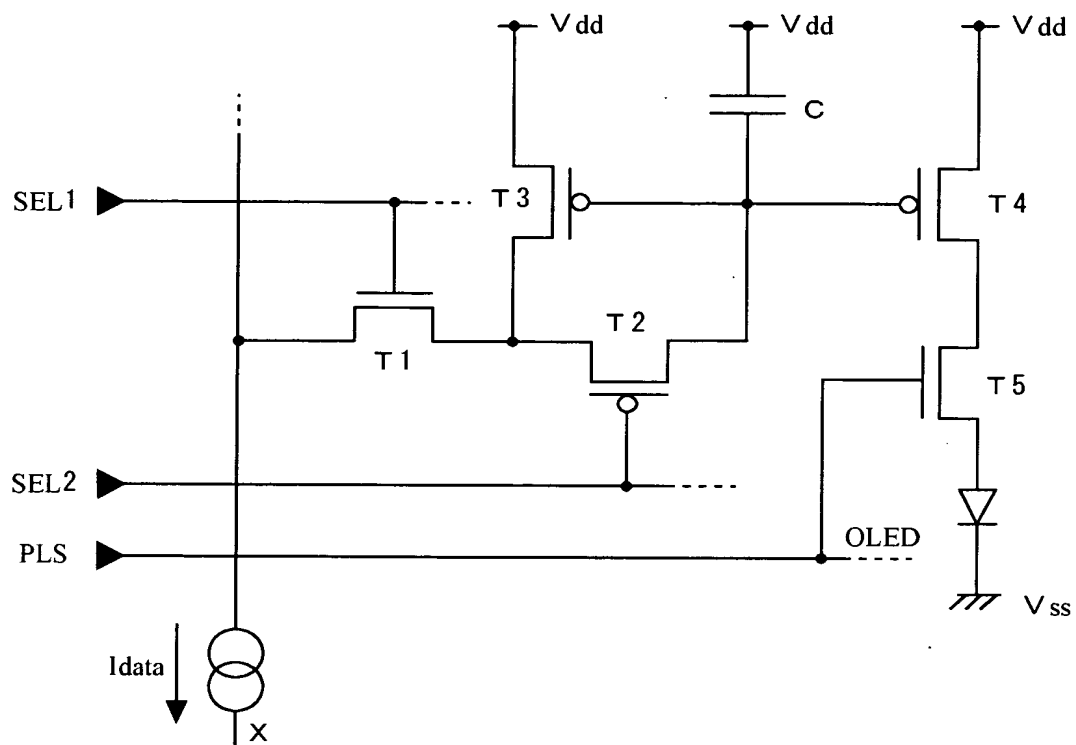
【図 6】



【圖 7】

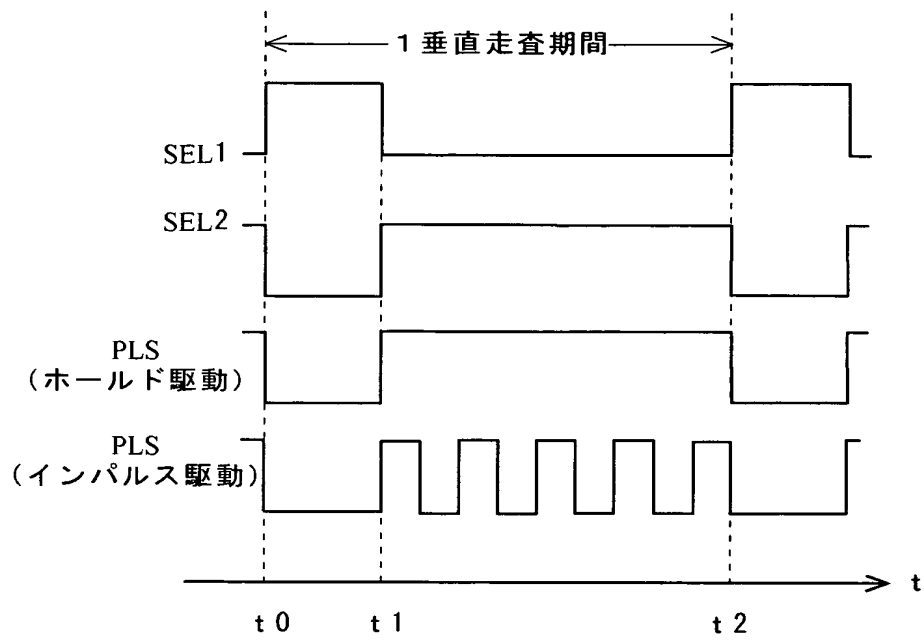


【図 8】

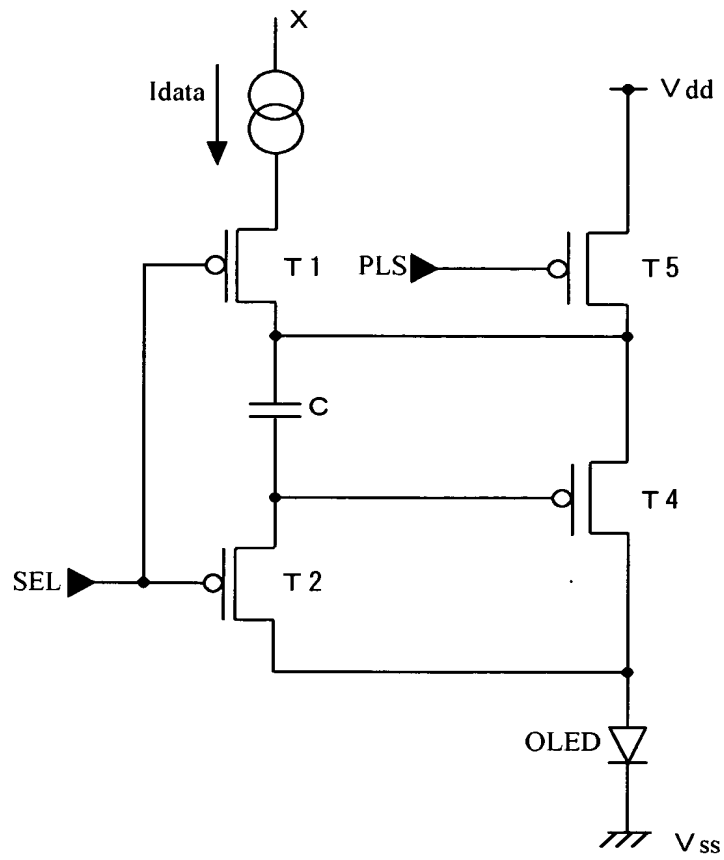




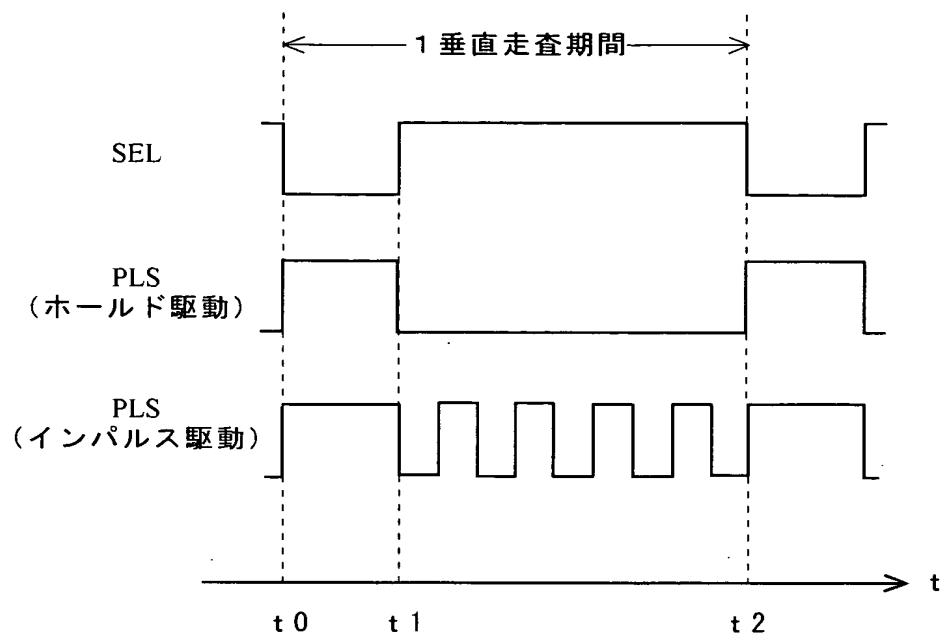
【図 9】



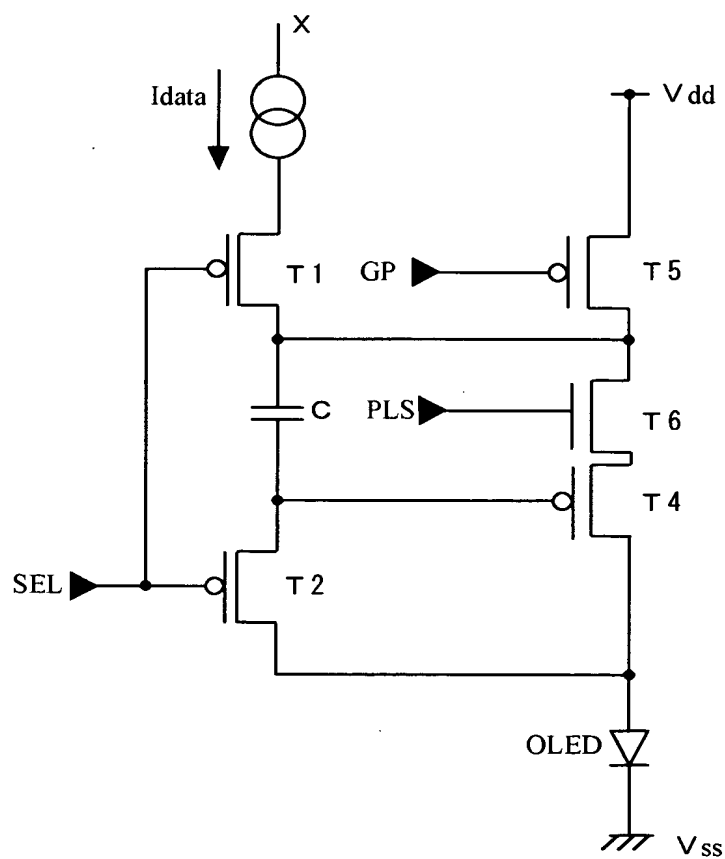
【図 10】



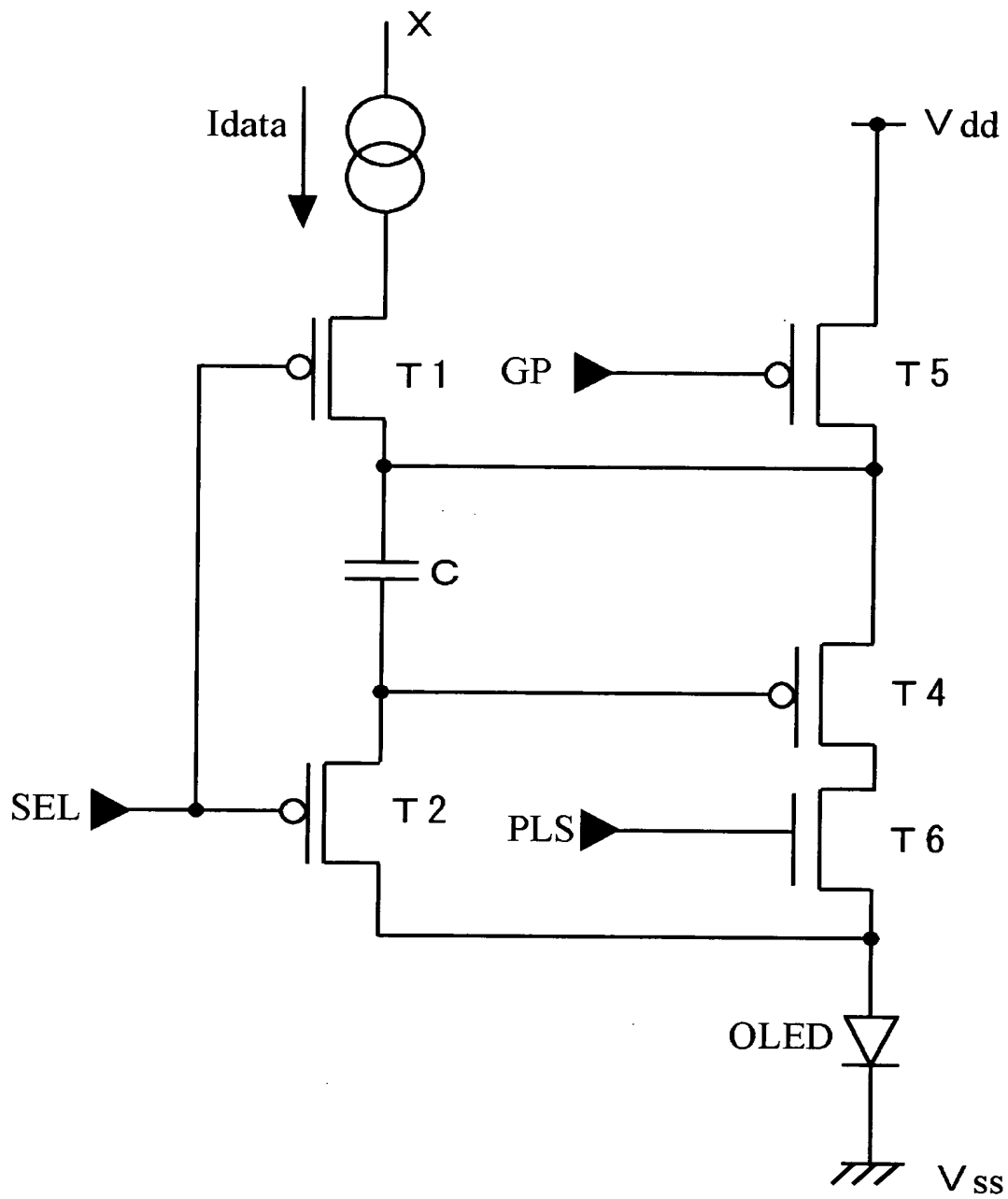
【図 1 1】



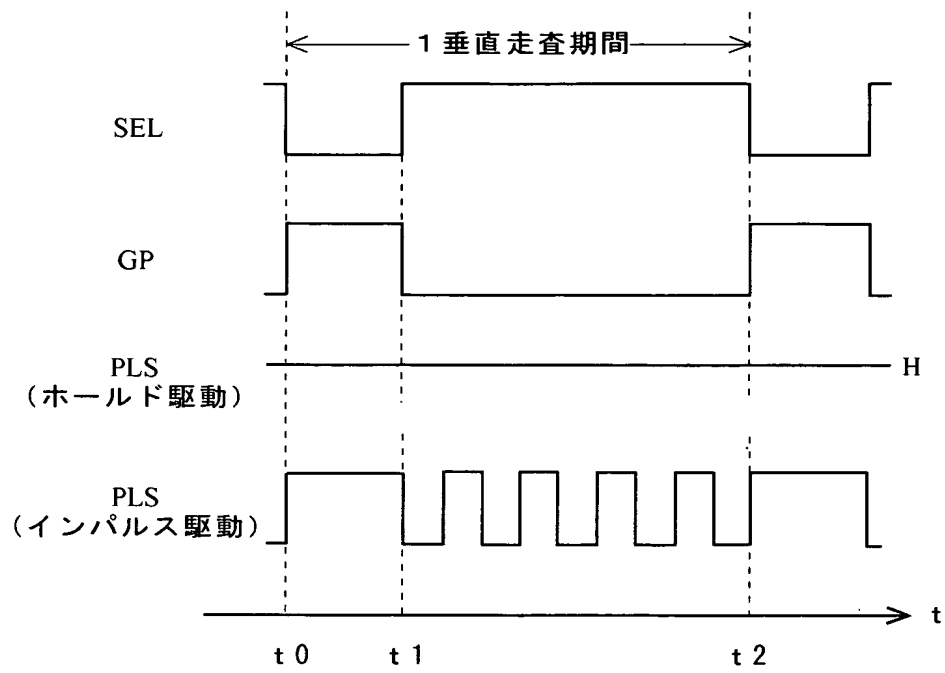
【図 1 2】



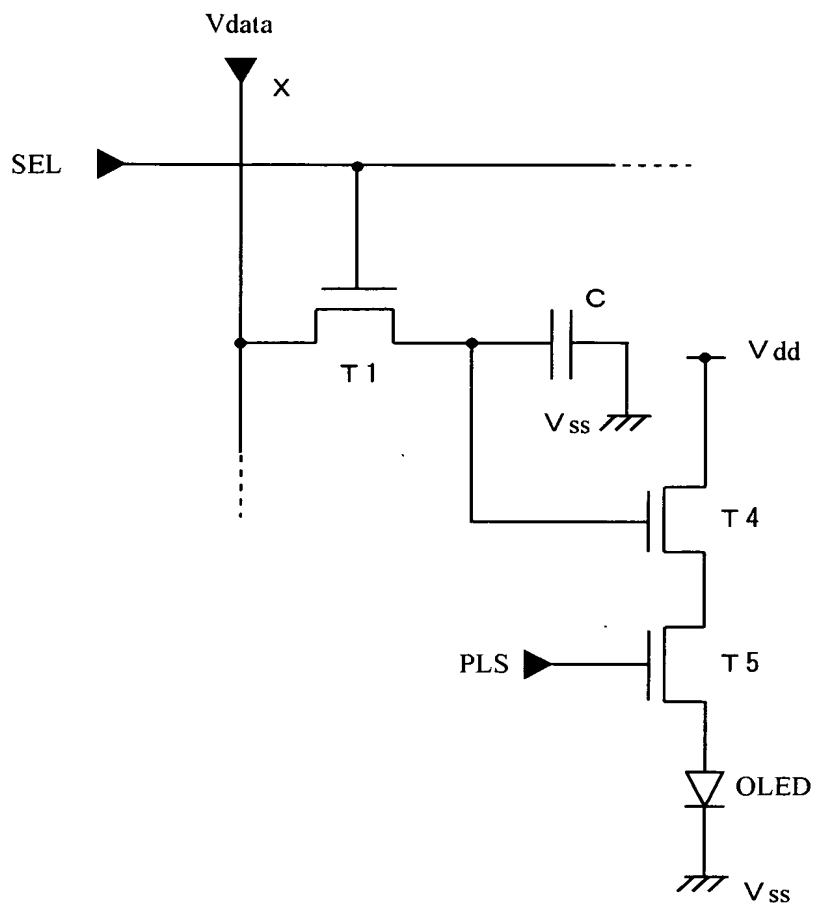
【図 13】



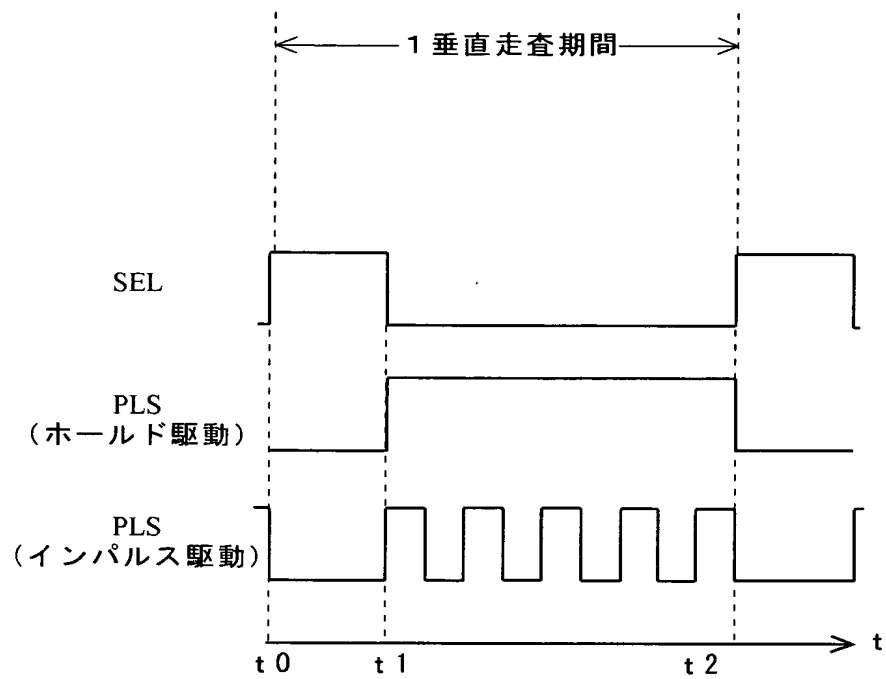
【図 14】



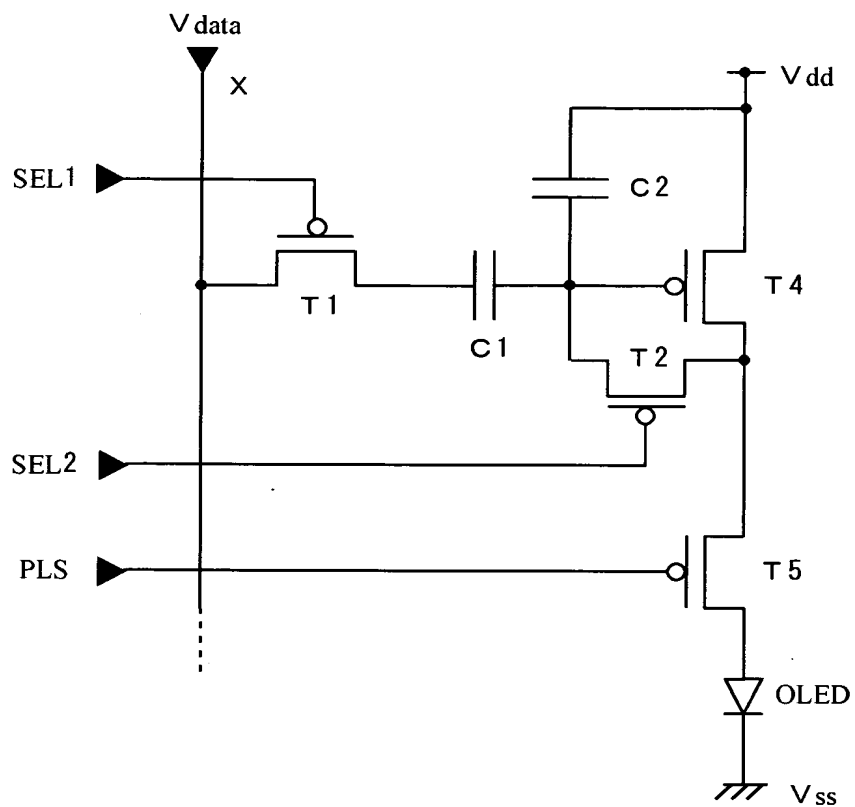
【図 15】



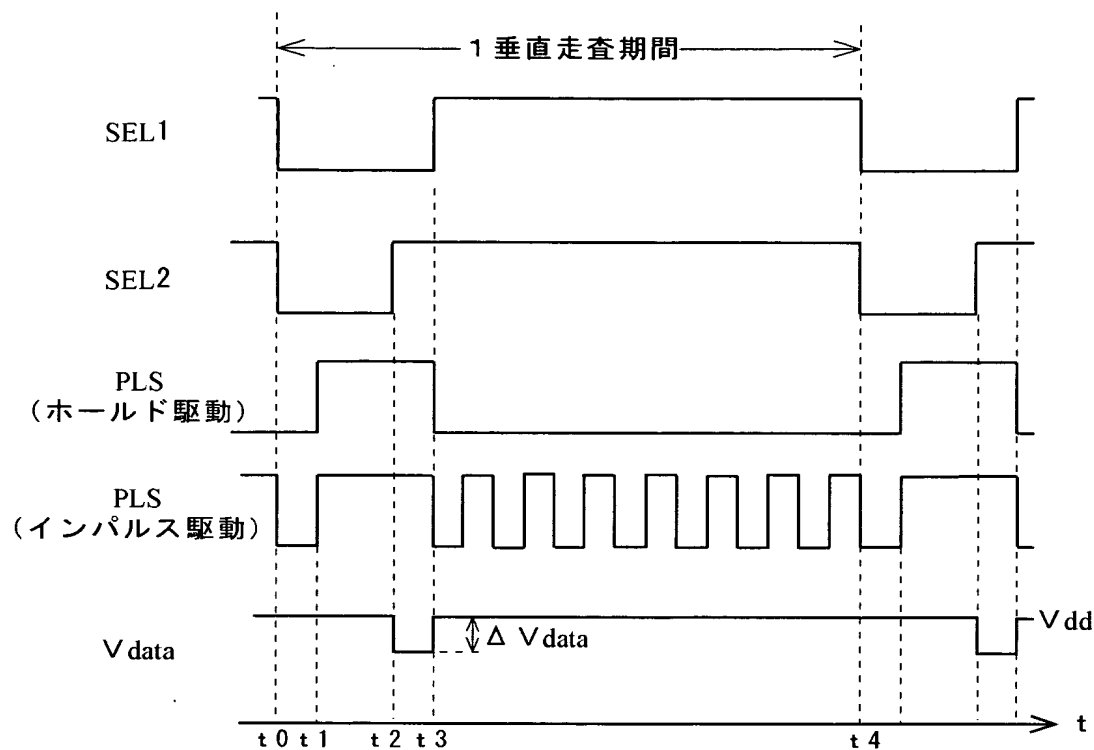
【図 16】



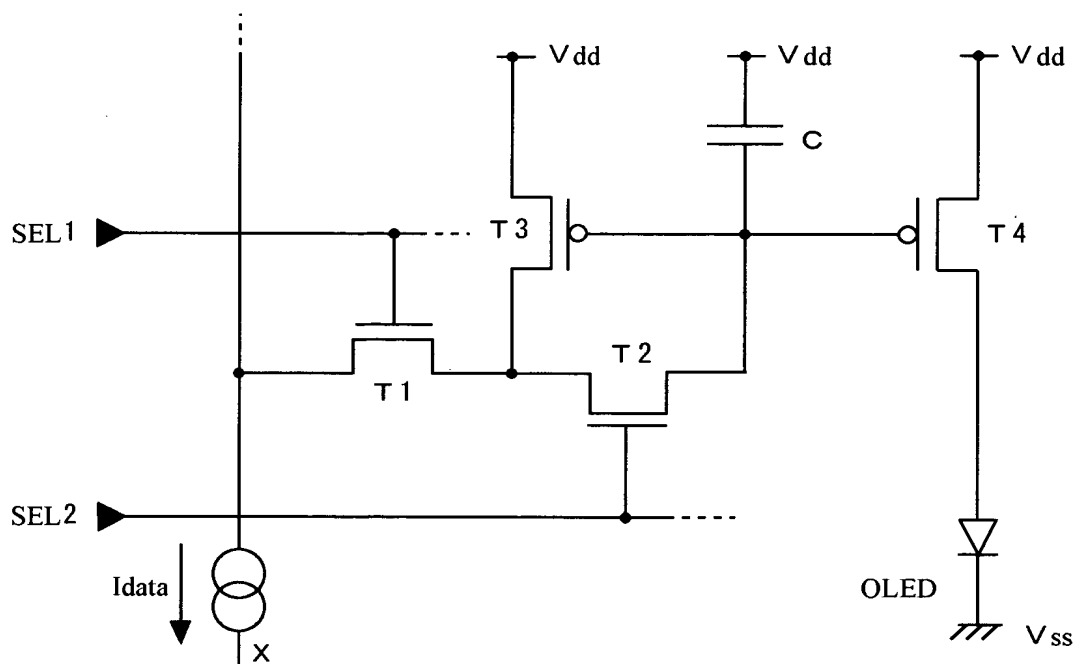
【図 17】



【図 18】

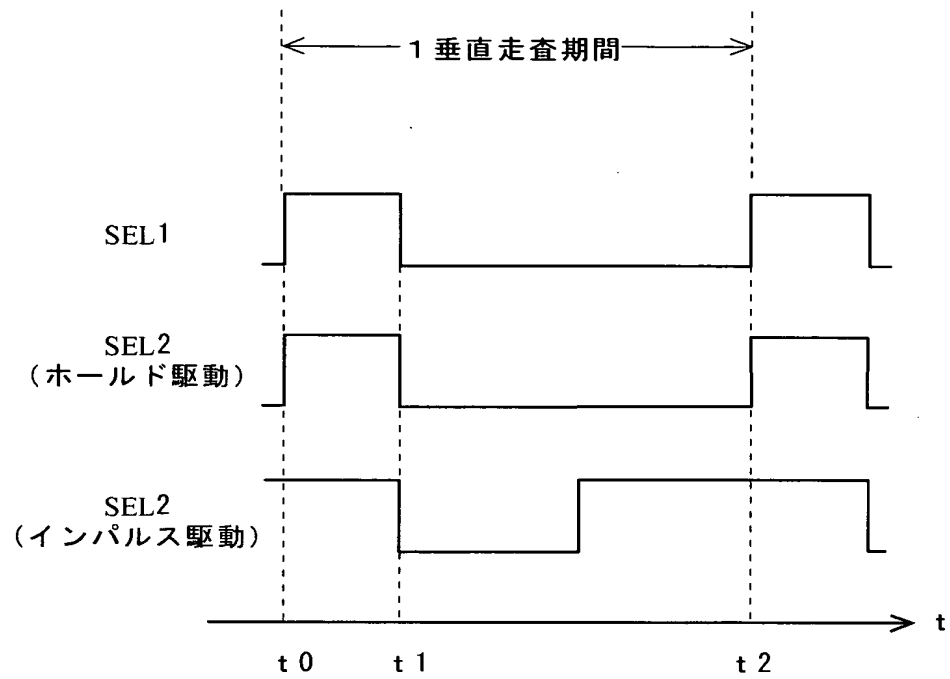


【図 19】

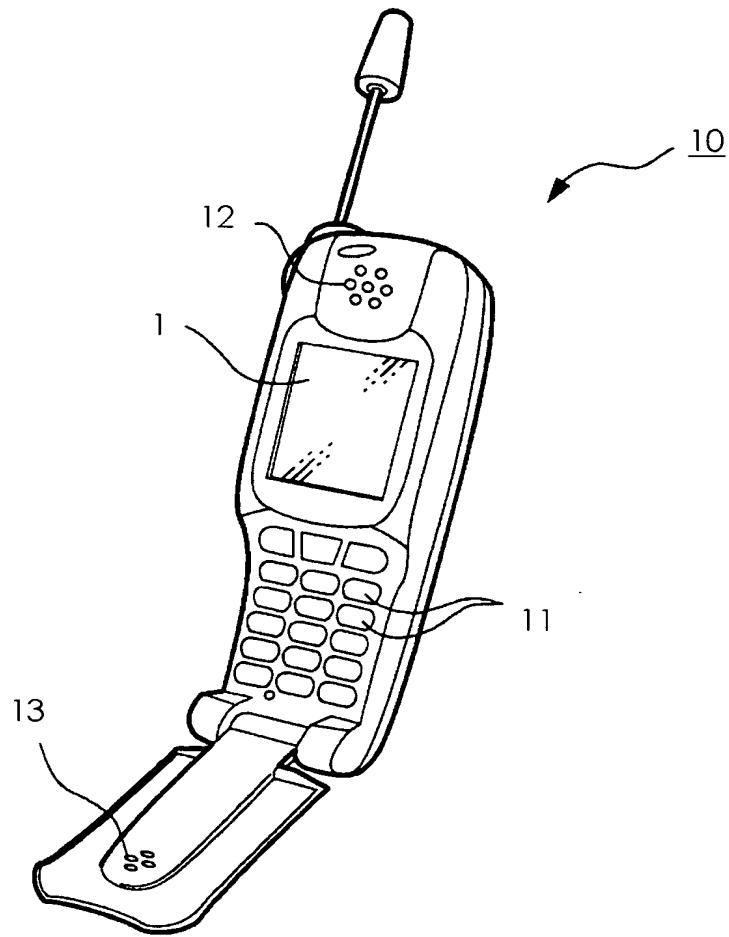




【図 20】



【図 21】



**【書類名】 要約書**

**【課題】** 駆動電流に応じた輝度で発光する電気光学素子を用いた電気光学装置において、表示対象に応じた駆動モードを採用することにより、全体的な表示品質の改善を図る。

**【解決手段】** 駆動モード選択回路 6 は、駆動モードとして第 1 の駆動モードを選択した場合、書込対象となる画素 2 に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間よりも短い第 1 の発光期間で、電気光学素子を駆動させる。また、駆動モード選択回路 6 は、駆動モードとして第 1 の駆動モードとは異なる第 2 の駆動モードを選択した場合、書込対象となる画素 2 に対応する走査線が選択されてからこの走査線が次に選択されるまでの期間において、第 1 の発光期間よりも長い第 2 の発光期間で、電気光学素子を駆動させる。

**【選択図】** 図 1

特願 2 0 0 3 - 3 3 7 8 5 0

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 3 6 9 ]

1. 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社